

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-285180

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁹

識別記号

F I

H 0 4 L 12/28

H 0 4 B 7/26

H 0 4 J 3/00

H 0 4 L 12/66

H 0 4 Q 3/00

H 0 4 L 11/20

H 0 4 J 3/00

H 0 4 Q 3/00

H 0 4 B 7/26

H 0 4 L 11/20

F

H

A

B

審査請求 未請求 請求項の数 7 F D (全 25 頁)

(21) 出願番号

特願平9-103953

(22) 出願日

平成9年(1997)4月7日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 横川 英二

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 中嶋 久貴

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 美馬 充

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

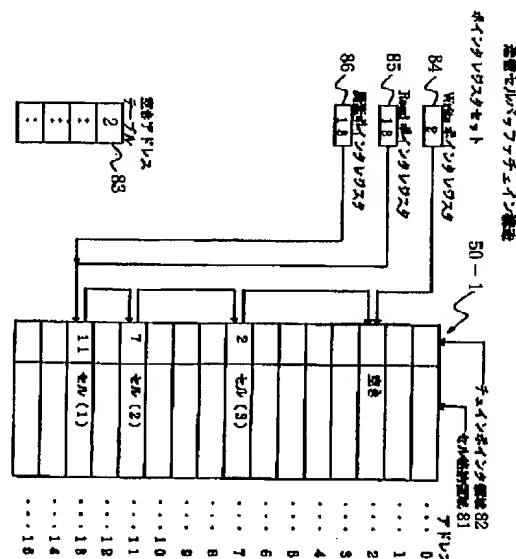
(74) 代理人 弁理士 守山 辰雄

(54) 【発明の名称】 デジタル通信システム

(57) 【要約】

【課題】 バッファにセルデータを処理順序とは異なる並び順序で格納しても、当該セルデータを処理順序に従って取り出して処理する。

【解決手段】 例えば、セルを格納するセル格納領域81を複数有するとともにセルを格納したセル格納領域81について当該セルを送信する順序情報を記憶するポインタ領域82を有する送信側バッファ手段50-1では、空きアドレステーブル83やWriteポインタ84を備えた送信側格納制御手段が送信対象となるセルを空いているセル格納領域81に格納させるとともに当該セルの順序情報をポインタ領域82に記憶させる。また、例えば、Readポインタ85を備えた送信制御手段がポインタ領域82に記憶された順序情報に従ってセル格納領域81に格納されたセルを送信手段により送信処理させ、廃棄ポインタ86を備えた修正手段が正常に伝送されたセルをセル格納領域81から削除させるとともにポインタ領域82に記憶された順序情報を修正させる。



【特許請求の範囲】

【請求項1】 データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うデジタル通信システムにおいて、送信側の局には、セルデータを送信する送信手段と、セルデータを格納するセル格納領域を複数有するとともにセルデータを格納したセル格納領域について当該セルデータを送信する順序情報を記憶するポインタ領域を有する送信側バッファ手段と、送信対象となるセルデータを送信側バッファ手段の空いているセル格納領域に格納させるとともに、当該セルデータの順序情報をポインタ領域に記憶させる送信側格納制御手段と、ポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたセルデータを送信手段により送信させる送信制御手段と、を備えたことを特徴とするデジタル通信システム。

【請求項2】 請求項1に記載のデジタル通信システムにおいて、ポインタ領域はセル格納領域に対応して複数備えられており、各ポインタ領域は、記憶した順序情報に従った順序で関連付けられるチェインポインタを構成していることを特徴とするデジタル通信システム。

【請求項3】 請求項1又は請求項2に記載のデジタル通信システムにおいて、セルデータは伝送制御を行うヘッダ部と伝送対象となるユーザデータ部とを含んでおり、送信側バッファ手段のセル格納領域は、セルデータ中のヘッダ部を格納するヘッダ格納領域とユーザデータ部を格納するデータ格納領域とを有し、送信側格納制御手段は、セルデータをヘッダ部とユーザデータ部とに分離し、分離されたヘッダ部をヘッダ格納領域に格納させるとともに分離されたユーザデータ部をデータ格納領域に格納させ、送信側の局には更に、ヘッダ格納領域に格納されたヘッダ部を書き換えるヘッダ部書換手段を備え、送信制御手段は、ヘッダ格納領域に格納されているヘッダ部とデータ格納領域に格納されている対応するユーザデータ部とをセルデータに再構成して送信手段により送信させる、ことを特徴とするデジタル通信システム。

【請求項4】 請求項1乃至請求項3のいずれか1項に記載のデジタル通信システムにおいて、送信側の局には更に、受信側の局から受信したセルデータの再送要求に基づいてセル格納領域に格納されたセルデータを送信手段により再送させる再送手段と、送信手段により送信されたセルデータが受信側の局により正常に受信されたことに基づいて、セル格納領域に格納された当該セルデータを削除させるとともにポインタ領域に記憶された順序情報を修正させる修正手段と、

を備えたことを特徴とするデジタル通信システム。

【請求項5】 データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うデジタル通信システムにおいて、受信側の局には、セルデータを受信する受信手段と、セルデータを格納するセル格納領域を複数有するとともにセルデータを格納したセル格納領域について当該セルデータが送信側の局から送信された順序情報を記憶するポインタ領域を有する受信側バッファ手段と、受信手段により受信されたセルデータを受信側バッファ手段の空いているセル格納領域に格納させるとともに、当該セルデータの順序情報をポインタ領域に記憶させる受信側格納制御手段と、ポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたセルデータを受信処理させる受信処理制御手段と、を備えたことを特徴とするデジタル通信システム。

【請求項6】 請求項1乃至請求項5のいずれか1項に記載のデジタル通信システムにおいて、基地局とユーザ局である移動局との間で時分割多元接続フレームフォーマットを用いて無線によりデータ通信を行い、当該基地局は広域統合サービスデジタル網に接続されることを特徴とするデジタル通信システム。

【請求項7】 請求項6に記載のデジタル通信システムにおいて、時分割多元接続フレームフォーマットには、上りコントロールチャネル、下りコントロールチャネル、ユーザチャネルがそれぞれ複数含まれており、基地局は各ユーザ局毎の複数のバッファ手段を備えていて、複数のユーザ局を収容することを特徴とするデジタル通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データを構成するセルデータを通信単位として、例えば時分割多元接続方式(TDMA: Time Division Multiple Access)のフレームフォーマットを用いた時分割二重(TDD: Time Division Duplex)により複数の局間でデータの双方向通信を行うデジタル通信システムに関し、特に、広域統合サービスデジタル網(B-ISDN: Broadband Integrated Services Digital Network)に接続される基地局と移動局との間のデータ通信に用いて好適なる技術に関する。

【0002】

【従来の技術】B-ISDNは、非同期転送モード(ATM: Asynchronous Transfer Mode)を核として高速パケット交換や加入者系の光伝送サービスを統合化したネットワークであり、広帯域且つ高品質な伝送サービスを提供する。このようなB-ISDNにおける網終端装置2(B-N-T2: Broadband Network Terminal 2)では、端末装置(B-T-E: Broadband Terminal Equipme

nt)との接続を光ファイバや同軸ケーブルを用いて行っていたが、携帯情報端末装置や携帯電話機等といった無線系マルチメディア通信システムの普及により、B-T Eを無線インタフェース(すなわち、ワイヤレス)でB-I S D Nに接続したいという要求がある。すなわち、B-T Eを携帯電話機等の移動局(B-R M)に接続するとともに、B-I S D NのA T Mノードに基地局(B-C S)を接続し、ユーザ局となるB-R MをB-C Sに無線インタフェースで接続することが要求されている。

【0003】また、データ通信において一般的に言えることでもあるが、B-R MをB-C Sに無線インタフェースで接続した場合には特に、有線インタフェースで接続した場合に比べて伝送品質が低下してしまうため、再送処理や誤り訂正処理等を行うことにより受信側の局が受信するデータの品質を担保することが重要となる。また、上記のようなB-R MやB-C Sでは、例えば伝送制御を行うヘッダ部と伝送対象となるユーザデータ部とを含むセルデータが通信単位として用いられており、また、セルデータの通信処理に際して、送信セルバッファや受信セルバッファにセルデータを一時的に格納することが行われている。

【0004】ここで、これら送信バッファや受信バッファは一般に先入れ先出し(F I F O:ファーストインファーストアウト)方式に従って機能しており、例えば、送信対象となるセルデータを格納する送信セルバッファでは、セルデータが当該バッファに格納された並び順序に従って格納され、格納されたセルデータがこの並び順序に従って、すなわち、先に格納されたものから順に取り出されて送信処理される。このため、例えば伝送エラーが発生して再送処理が行われるに際して、送信セルバッファに格納されているセルデータを並び順序に反して、例えば、送信セルバッファ中の中間に並んでいるセルデータを再送する必要がある場合には、送信セルバッファ内のセルデータを並べ替えるメモリ内転送処理を行うことにより、セルデータの並び順序を並べ替えて再送処理することが行われている。

【0005】また、受信したセルデータを格納する受信セルバッファについても同様に、セルデータが当該バッファに格納された並び順序に従って格納され、格納されたセルデータがこの並び順序に従って、すなわち、先に格納されたものから順に取り出されて受信処理される。このため、例えば伝送エラーが発生して再送処理が行われる際に、送信側の局から再送されたセルデータの送信順序が本来の順序とは異なってしまう、この再送されたセルデータを受信側の局において受信セルバッファ中の中間の位置に格納しなければならない場合には、上記と同様なメモリ内転送処理を行うことにより、受信セルバッファ内においてセルデータの並び順序を並べ替えることが行われている。

【0006】

【発明が解決しようとする課題】上記のように従来においては、B-R MやB-C Sに備えられた送信セルバッファや受信セルバッファが先入れ先出し(F I F O)方式により機能するため、これら送信セルバッファや受信セルバッファに格納されるセルデータの並び順序が送信処理や受信処理される順序とは異なってしまった場合には、送信セルバッファや受信セルバッファ内において、セルデータの並び順序が本来の処理順序になるように並べ替え処理を行わなければならないといった不具合があった。

【0007】また、上記のように送信セルバッファや受信セルバッファ内でセルデータの並べ替え処理が行われるという点からデータ通信における処理時間の遅延を生じてしまうといった不具合があった。このような事情は、B-T EとB-I S D Nとの間を有線インタフェースする場合にあっても同様であるが、無線インタフェースにあってはフェージング等の外乱の影響を受け易く、伝送エラーの確率が高まって再送処理が行われる頻度が増すことから特に顕著なものとなっている。

【0008】また、セルデータに含まれている冗長部であるヘッダ部は、データの伝送品質を保持するための制御データを含んでいることから、伝送されるメディアの種類等に応じてこのヘッダ部をフレキシブルに拡張或いは削除等して伝送制御の情報を書き換えることが要求される。しかしながら、上記したB-R MやB-C Sに備えられた送信セルバッファでは、一般に、セルデータを格納するためのセル格納領域の大きさ(例えばバイト数)がセルデータのデータ長(例えばバイト数)と同一の大きさに固定されているため、セルデータに含まれているヘッダ部をフレキシブルに書き換えることができないといった不具合があった。

【0009】本発明は上記従来の事情に鑑みなされたもので、データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うに際して、例えば再送処理が行われることによりセルデータが本来の並び順序とは異なった並び順序で送信セルバッファや受信セルバッファに格納された場合であっても、上記したメモリ内転送処理を行うことなく、これら送信セルバッファや受信セルバッファに格納されたセルデータを本来の処理順序に従って取り出して処理することができるデジタル通信システムを提供することを目的とする。また、本発明は、送信セルバッファに格納されたセルデータ中のヘッダ部のデータ長(例えばバイト数)を変更することができ、これにより、伝送されるメディアの種類等に応じてヘッダ部を拡張或いは削除等して伝送制御等の情報を書き換えることができるデジタル通信システムを提供することを目的とする。

【0010】更に、本発明は、ユーザ局である移動局と基地局との間で無線により双方向通信を行い、当該基地

10

20

30

40

50

局をB-ISDNに接続する通信システムにおいて、上記したようにメモリ内転送処理を行うことなく送信セルバッファや受信セルバッファ内のセルデータを本来の処理順序に従って処理させることや、送信セルバッファ内でセルデータ中のヘッダ部を書き換えることによりメディアの種類等に応じて伝送制御を行うことができるデジタル通信システムを提供することを目的とする。更に、本発明は、基地局に複数のユーザ局を収容させた双方向通信システムにおいて、上記したようにメモリ内転送処理を行うことなく送信セルバッファや受信セルバッファ内のセルデータを本来の処理順序に従って処理させることや、送信セルバッファ内でセルデータ中のヘッダ部を書き換えることによりメディアの種類等に応じて伝送制御を行うことができるデジタル通信システムを提供することを目的とする。

【0011】

【課題を解決するための手段】上記の目的を達成するため、本発明に係るデジタル通信システムでは、データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うに際して、送信側の局では、セルデータを格納するセル格納領域を複数有するとともにセルデータを格納したセル格納領域について当該セルデータを送信する順序情報を記憶するポインタ領域を有する送信側バッファ手段を備え、この送信側バッファ手段へセルデータを次のようにして入出力処理する。

【0012】すなわち、送信側格納制御手段が送信対象となるセルデータを送信側バッファ手段の空いているセル格納領域に格納させるとともに、当該セルデータの順序情報をポインタ領域に記憶させ、また、送信制御手段がポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたセルデータを送信手段により送信させる。従って、ポインタ領域によりセルデータの順序情報が記憶され、セル格納領域に格納されたセルデータの送信処理がこの記憶された順序情報に従って行われるため、伝送エラーや再送処理等により送信側バッファ手段に格納されるセルデータの並び順序が本来の処理順序とは異なってしまった場合であっても、上記したようなメモリ内転送処理を行わずとも、本来の処理順序に従ってセルデータを送信処理することができる。

【0013】また、本発明に係るデジタル通信システムでは、上記したポインタ領域はセル格納領域に対応して複数備えられており、各ポインタ領域は、記憶した順序情報に従った順序で関連付けられるチェインポインタを構成している。すなわち、ポインタ領域による順序情報の記憶方法として、上記したようにセルデータを格納したセル格納領域と当該セルデータの順序情報とを直接的に対応付けて記憶しておくという方法ばかりでなく、このように、記憶した順序情報に従った順序で関連付けられるチェインポインタを構成することによりセル格納領

域に格納されたセルデータの処理順序を記憶しておくという方法を用いることもできる。

【0014】また、本発明に係るデジタル通信システムでは、セルデータは伝送制御を行うヘッダ部と伝送対象となるユーザデータ部とを含んでおり、上記した送信側バッファ手段のセル格納領域はセルデータ中のヘッダ部を格納するヘッダ格納領域とユーザデータ部を格納するデータ格納領域とを有し、上記した送信側格納制御手段はセルデータをヘッダ部とユーザデータ部とに分離し、分離されたヘッダ部をヘッダ格納領域に格納させるとともに分離されたユーザデータ部をデータ格納領域に格納させ、また、送信側の局には更に、ヘッダ格納領域に格納されたヘッダ部を書き換えるヘッダ部書換手段を備えており、上記した送信制御手段はヘッダ格納領域に格納されているヘッダ部とデータ格納領域に格納されている対応するユーザデータ部とをセルデータに再構成して送信手段により送信させる。

【0015】従って、伝送されるメディアの種類等に応じてヘッダ部格納領域に格納されたヘッダ部を拡張或いは削除等して伝送制御情報を書き換えることができ、これにより、伝送されるメディアの種類等に応じてデータ伝送の品質を担保することができる。また、本発明に係るデジタル通信システムでは、送信側の局には更に、受信側の局から受信したセルデータの再送要求に基づいてセル格納領域に格納されたセルデータを送信手段により再送させる再送手段と、送信手段により送信されたセルデータが受信側の局により正常に受信されたことに基づいて、セル格納領域に格納された当該セルデータを削除させるとともにポインタ領域に記憶された順序情報を修正させる修正手段とを備えている。

【0016】従って、伝送エラー等のために受信側の局により正常に受信されなかったセルデータについては送信側の局から再送処理が行われ、また、受信側の局により正常に受信されたセルデータについては、送信側の局では上記した送信側バッファ手段のセル格納領域から当該セルデータを削除する。これにより、伝送エラー等が生じた場合であっても、受信側の局では再送処理により正常なセルデータを得ることができ、伝送エラー等によるデータ伝送の品質の劣化を防止することができる。また、修正手段によりポインタ領域に記憶された順序情報が修正されるため、例えば再送処理が行われたためにセルデータを削除する順序が本来の処理順序とは異なってしまった場合であっても、これを修正してセルデータの通信処理を正常に行うことができる。

【0017】また、本発明に係るデジタル通信システムでは、データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うに際して、受信側の局では、セルデータを格納するセル格納領域を複数有するとともにセルデータを格納したセル格納領域について当該セルデータが送信側の局から

送信された順序情報を記憶するポインタ領域を有する受信側バッファ手段を備え、この受信側バッファ手段へセルデータを次のようにして入出力処理する。

【0018】すなわち、受信側格納制御手段が受信手段により受信されたセルデータを受信側バッファ手段の空いているセル格納領域に格納させるとともに、当該セルデータの順序情報をポインタ領域に記憶させ、また、受信処理制御手段がポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたセルデータを受信処理させる。従って、ポインタ領域によりセルデータの順序情報が記憶され、セル格納領域に格納されたセルデータの受信処理がこの記憶された順序情報に従って行われるため、伝送エラーや再送処理等により受信側バッファ手段に格納されるセルデータの並び順序が本来の処理順序とは異なってしまった場合であっても、上記したようなメモリ内転送処理を行わずとも、本来の処理順序に従ってセルデータを受信処理することができる。

【0019】また、本発明に係るデジタル通信システムでは、基地局とユーザ局である移動局との間で時分割多元接続フレームフォーマットを用いて無線によりデータ通信を行い、当該基地局は広域統合サービスデジタル網に接続されている。従って、例えばパーソナルコンピュータを携帯電話機を用いてB-I SDNに無線接続する通信システムにおいて、上記したように送信セルバッファや受信セルバッファ内でメモリ内転送処理を行うことなくセルデータを本来の処理順序に従って処理させることや、ヘッダ格納領域内でセルデータ中のヘッダ部を書き換えることによりメディアの種類等に応じて伝送制御を行うことができる。

【0020】また、本発明に係るデジタル通信システムでは、上記した時分割多元接続フレームフォーマットには、上りコントロールチャネル、下りコントロールチャネル、ユーザチャネルがそれぞれ複数含まれており、基地局は各ユーザ局毎の複数のバッファ手段を備えていて、複数のユーザ局を收容する。従って、1つの基地局に対して例えば携帯情報端末装置を多数無線接続する通信システムにおいて、上記したように送信セルバッファや受信セルバッファ内でメモリ内転送処理を行うことなくセルデータを本来の処理順序に従って処理させることや、ヘッダ格納領域内でセルデータ中のヘッダ部を書き換えることによりメディアの種類等に応じて伝送制御を行うことができる。なお、本発明は、例えば移動局と基地局との間の通信のように無線通信システムに用いて好適であるが、局間を有線回線で接続して時分割多元接続フレームフォーマット等を用いて双方向通信するシステムにも勿論適用することができる。

【0021】

【発明の実施の形態】本発明の一実施形態を図面を参照して説明する。図1には本発明を適用したデータ通信システムの全体的な概要構成を示してあり、このデータ通

信システムでは、端末装置(B-T E)を移動局(B-R M)及び基地局(B-C S)を介して広域統合サービスデジタル網(B-I SDN)の非同期転送モードノード(ATMノード)に無線接続する。すなわち、B-I SDNのATMノードとB-C Sとを参照点TBで有線接続によりインタフェースする一方、B-I SDN用端末装置であるB-T Eを携帯電話機等のB-R Mに参照点SBで有線接続によりインタフェースし、B-C SとB-R Mとを無線接続によりインタフェースして通信システムが構成されている。このシステムにおいては、1台のB-C Sに複数台のB-R Mが同時に無線接続可能であり、したがって、1台のB-C Sと複数台のB-R Mとにより”B-N T 2”の機能が実現されている。

【0022】図2にはB-C SとB-R Mとの構成を示してあり、本例では、このB-C SとB-R Mとの間で、時分割多元接続(TDMA)フレームフォーマットを用いて無線インタフェースにより時分割二重(TDD)通信を行う。まず、B-C Sには、ATMノードに接続される物理層(OC-3c)の終端部1と、無線インタフェースに接続される無線物理層部2と、が備えられており、これら処理部1、2の間に、下り側の通信処理部として、ATMレイヤ終端部3、有効セル抽出部4、無線LLC部5、無線MAC部6が備えられ、上り側の通信処理部として、無線MAC部7、無線LLC部8、アイドルセル挿入部9、ATMヘッダ付加部10が備えられている。

【0023】更に、このB-C Sには、TDMAフレームのチャンネルに載せるべきデータのセルが無いときにタイムスタンプだけを伝えるセルをチャンネルに載せるタイムスタンプ表示セル挿入部11と、ATMセルの仮想通信路(VPI/VCI: Virtual Path ID / Virtual Channel ID)情報に対応した通信路を無線区間において設定又は開放する通話路設定/開放・帯域管理部12と、公知の”B-T N 2”と同様のシグナリング・セルの処理を行うシグナリングVC管理部13と、公知の”B-T N 2”と同様のトラヒック制御を行うトラヒック監視/制御部14と、公知の”B-T N 2”と同様の保守機能及び運用管理機能を行う保守運用部15と、が備えられている。なお、B-C Sにおける通話路設定/開放・帯域管理部12は、特に、複数のB-R Mに割り当てるTDMAフレームのブロック数(ユーザチャネル数)も管理する。

【0024】上記の物理層(OC-3c)の終端部1は参照点TBの同期デジタルハイアラキー(SDH: Synchronous Digital Hierarchy)ベース155Mbpsの光インタフェースを終端し、また、無線物理層部2は無線区間の送受信、変復調、TDMAフレームの同期制御を行う。ATMレイヤ終端部3は53バイトのATMセルを取り出し、また、有効セル抽出部4は無効セル(アイドルセル)を取り除いてユーザデータのみを抽出する。

なお、この処理に際して、有効セル抽出部4はセルヘッダ部にタイムスタンプを付与する。

【0025】無線LLC部5と無線LLC部8とは同様な機能を有した論理リンク制御(Logical Link Control)であり、各仮想通信路(VPI/VCI)毎に送信セルバッファ又は受信セルバッファを有し、許容遅延時間を確保しながら無線区間における伝送エラーの再送制御を行う。なお、各仮想通信路毎の送信セルバッファに新しいセルを格納する際には、後述するようにセルヘッダ部に順序番号を付与する。無線MAC部6と無線MAC部7とは同様な機能を有した媒体アクセス制御(Media Access Control)であり、各仮想通信路の送信セルバッファからきたセルをTDMAフレームのチャンネルに載せ、或いは、TDMAフレームのチャンネルに載ってきたセルを各仮想通信路の受信セルバッファに格納する。なお、無線MAC部6及び無線MAC部7は、後述するように、TDMAフレームのユーザチャンネルに載せられた各セルデータ単位に伝送エラーを検出し、再送要求を返す処理も行う。

【0026】アイドルセル挿入部9は、有効セルに付されたタイムスタンプ情報に基づいてアイドルセルを挿入し、参照点TBのセルストリームを再現する処理を行う。ATMヘッダ付加部10は、タイムスタンプや順序番号等の無線区間で用いたセルヘッダ情報を削除し、53バイトのATMセルフォーマットを再生する処理を行う。

【0027】次に、B-RMには、B-T-Eに接続される物理層(OC-3c)の終端部21と、無線インタフェースに接続される無線物理層部22と、が備えられており、これら処理部21、22の間に、上り側の通信処理部として、ATMレイヤ終端部23、有効セル抽出部24、無線LLC部25、無線MAC部26が備えられ、下り側の通信処理部として、無線MAC部27、無線LLC部28、アイドルセル挿入部29、ATMヘッダ付加部30が備えられている。

【0028】更に、このB-RMには、TDMAフレームのチャンネルに載せるべきデータのセルが無いときにタイムスタンプだけを伝えるセルをチャンネルに載せるタイムスタンプ表示セル挿入部31と、ATMセルの仮想通信路(VPI/VCI)情報に対応した通信路を無線区間において設定又は開放する通話路設定・開放・帯域管理部32と、無線通信路の確立に必要な最小限のシグナリング・セルの処理を行うシグナリングVC管理部33と、公知の"B-TN2"と同様のトラヒック制御を行うトラヒック監視/制御部34と、公知の"B-TN2"と同様の保守機能及び運用管理機能を行う保守運用部35と、が備えられている。

【0029】上記の物理層(OC-3c)の終端部21は参照点SBの同期デジタルハイアラキー(SDH)ベース155Mbpsの光インタフェースを終端し、ま

た、無線物理層部22は無線区間の送受信、変復調、TDMAフレームの同期制御を行う。ATMレイヤ終端部23は53バイトのATMセルを取り出し、また、有効セル抽出部24は無効セル(アイドルセル)を取り除いてユーザデータのみを抽出する。なお、この処理に際して、有効セル抽出部4はセルヘッダ部にタイムスタンプを付与する。

【0030】無線LLC部25と無線LLC部28とは同様な機能を有した論理リンク制御であり、各仮想通信路(VPI/VCI)毎に送信セルバッファ又は受信セルバッファを有し、許容遅延時間を確保しながら後述するように無線区間における伝送エラーの再送制御を行う。なお、各仮想通信路毎の送信セルバッファに新しいセルを格納する際には、セルヘッダ部に順序番号を付与する。無線MAC部26と無線MAC部27とは同様な機能を有した媒体アクセス制御であり、各仮想通信路の送信セルバッファからきたセルをTDMAフレームのチャンネルに載せ、或いは、TDMAフレームのチャンネルに載ってきたセルを各仮想通信路の受信セルバッファに格納する。なお、後述するように、無線MAC部26及び無線MAC部27はTDMAフレームの各セルデータ単位に伝送エラーを検出し、再送要求を返す処理も行う。

【0031】アイドルセル挿入部29は、有効セルに付されたタイムスタンプ情報に基づいてアイドルセルを挿入し、参照点SBのセルストリームを再現する処理を行う。ATMヘッダ付加部30は、タイムスタンプや順序番号等の無線区間で用いたセルヘッダ情報を削除し、53バイトのATMセルフォーマットを再生する処理を行う。なお、上記したB-CSとB-RMとのそれぞれにおいて、無線LLC部、無線MAC部、無線物理部、通信路設定/開放・帯域管理部、タイムスタンプ表示セル挿入部、トラヒック監視/制御部によってベースバンド信号処理部が構成され、また、物理層終端部、ATMレイヤ終端部、ATMヘッダ付加部、有効セル抽出部、アイドルセル挿入部、シグナリングVC管理部によってATMインタフェース部が構成されている。

【0032】上記したB-CSとB-RMとの間の無線区間(無線インタフェース)は本例ではTDMA方式で通信され、複数のチャンネルが多重化して伝送される。また、上り(B-RMからB-CSへの伝送)と下り(B-CSからB-RMへの伝送)の切り替えはTDD方式で行われる。図3には、B-CSとB-RMとの間の無線区間で用いられるフレームフォーマットの構成を示してある。同図(a)に示すように、1フレームは2ミリ秒で19806バイトとなっており、1フレーム中には複数のチャンネルが多重化されて含まれ、各チャンネルは同図(b)に示す機能を有している。

【0033】すなわち、A0チャンネルは、C0チャンネル及びC0~C15チャンネルの割当通知、位置登録受付、フレーム同期捕捉のために使用する下りのアクセスチャンネル

10

20

30

40

50

である。A1チャンネルは、Cdチャンネル及びC0～C15チャンネルの割当要求、位置登録要求、フレーム同期捕捉のために使用する上りのアクセスチャンネルである。Cdチャンネルは、ユーザチャンネルの割当通知、ユーザチャンネルの受信応答、C0～C15チャンネルの受信応答等のために使用する下りのコントロールチャンネルである。C0～C15チャンネルは全部で16個のチャンネルであり、ユーザチャンネルの割当要求、ユーザチャンネルの受信応答、Cdチャンネルの受信応答等のために使用する上りのコントロールチャンネルである。

【0034】なお、Cdチャンネル及びC0～C15チャンネルは、後述するように、セルデータ毎の伝送エラーの有無の通知(NAK、ACK)に用いられる。また、C0～C15チャンネルは、後述するように、各B-RMからB-CSへのユーザチャンネルの割当要求に用いられる。U0～U29チャンネルは全部で30個のチャンネルであり、ユーザデータを複数に分割したセルデータを伝送するために使用する上り及び下りのユーザチャンネルである。なお、ユーザチャンネルU0～U29の上りと下りとは、チャンネル単位で動的に切り替えられる。

【0035】なお、本実施形態に係るTDMAフレームフォーマットでは、上りのコントロールチャンネルC0～C15を下りのコントロールチャンネルCdに先行して配置し、これらコントロールチャンネルの間にユーザチャンネル(本例では、半数のU0～U14)を配置してある。このようなチャンネルの配置構成によって、データ伝送が迅速化され、データを保持するバッファメモリが小型化される。なお、上りのコントロールチャンネルと下りのコントロールチャンネルとの間に配置されるユーザチャンネル数は任意であり、上りのコントロールチャンネルと下りのコントロールチャンネルとの間に割当処理を終了し得る猶予時間を与えられるものであればよい。

【0036】図4には、上記したユーザチャンネルの構成を更に詳細に示してある。1つのユーザチャンネルは、G(ガードタイム：上り／下りの回路切替制御のための処理時間)と、PR(プリアンプル：復調回路のビット同期確立のための処理時間)と、UW(ユニークワード：チャンネルの同期確立のための処理時間)と、8個のセルスロットと、誤り訂正(FEC：Forward Error Correction)用のパリティとで構成されている。また、個々のセルスロットは、AWAセル(無線区間を伝送するATMセルを特にAWAセルと称する)と、誤り訂正用のCRC(Cyclic Redundancy Check Character)とから構成されている。なお、AWAセルは上記したようにATMセルのヘッダにタイムスタンプ及び順序番号を付加した形式であり、また、このようにAWAセル毎にCRCを付加することによりAWAセル単位で伝送エラーを検出することができる。本例では、このAWAセルが通信単位であるセルデータとして用いられる。

【0037】図5には、上記した下りのコントロールチ

ャンネルCdの構成を更に詳細に示してある。同図(a)に示すように、コントロールチャンネルCdは、PR(プリアンプル)と、UW(ユニークワード)と、16個のコントロール情報スロットCd0～Cd15を含んでおり、各スロットにはそれぞれエラー訂正用の冗長部FECが付加されている。なお、1つのコントロール情報スロットは、1つのB-RMに割り当てられる。

【0038】また、同図(b)に示すように、1つのコントロール情報スロットには、チャンネル割り当てに関する情報(次のフレームでB-RMに割り当てた上りユーザチャンネルの番号を示すUULOCと、次のフレームでB-RMに割り当てた下りユーザチャンネルの番号を示すDULOC)と、前回フレームのユーザチャンネルの受信状態情報(ユーザチャンネルの各セルスロット毎のエラーの有無を示す情報UACK1)と、前々回フレームのユーザチャンネルの受信状態情報(ユーザチャンネルの各セルスロット毎のエラーの有無を示す情報UACK2)とが含まれている。したがって、B-RMは上記のチャンネル割り当てに関する情報に基づいて、次回フレームで送受信すべきAWAセルが何番目のユーザチャンネルであるかを識別することができる。また、B-RMはUACK1とUACK2とにより、前回或いは前々回のフレームで送信したAWAセルが伝送エラーを生じているか否かを確実に把握することができ、伝送エラーが生じているAWAセルについて確実に再送処理を行うことができる。

【0039】図6には、上記した上りのコントロールチャンネルC0～C15の構成を更に詳細に示してある。コントロールチャンネルC0～C15は各チャンネルが同一な構成であり、各チャンネルは同図(a)に示すように、PR(プリアンプル)と、UW(ユニークワード)と、コントロール情報と、エラー訂正用の冗長部FECを含んでいる。なお、1つのコントロールチャンネルは、1つのB-RMに割り当てられる。

【0040】また、同図(b)に示すように、1つのチャンネルのコントロール情報には、チャンネル割り当てに関する情報(次のフレームでB-RMが割り当ててもらいたい上りユーザチャンネルの数を示すUUREQ：割当要求)と、前回フレームのユーザチャンネルの受信状態情報(ユーザチャンネルの各セルスロット毎のエラーの有無を示す情報UACK1)と、前々回フレームのユーザチャンネルの受信状態情報(ユーザチャンネルの各セルスロット毎のエラーの有無を示す情報UACK2)とが含まれている。したがって、B-CSは上記のチャンネル割り当てに関する情報(割当要求)に基づいて、次回フレームで送受信すべきAWAセルを何番目のユーザチャンネルに割り当てるかを決定して下りコントロールチャンネルCdにより要求元のB-RMへ通知することができる。また、B-CSはUACK1とUACK2とにより、前回或いは前々回のフレームで送信したAWAセルが伝送エ

ラーを生じているか否かを確実に把握することができ、伝送エラーが生じているAWAセルについて確実に再送処理を行うことができる。

【0041】図7には、上記したB-C Sのベースバンド信号処理部の構成を更に詳細に示してある。このベースバンド信号処理部の主要部は、大きく分けて、RF部（無線物理部）2と、無線MAC部6及び7と、無線LLC部5及び8とで構成されている。無線MAC部6及び7には、TDMAフレームを通信処理するTDMA処理部40、受信された上りユーザチャネルを処理するUチャネル受信部41、受信された上りコントロールチャネルを処理するC0～C15受信部42、受信された上りアクセスチャネルを処理するA1チャネル受信部43、下りアクセスチャネルを送信処理するA0チャネル送信部44、下りコントロールチャネルを送信処理するCd送信部45、下りユーザチャネルを送信処理するUチャネル送信部46、及び、RCCF（Radio Channel Control Function）処理部47が備えられている。

【0042】なお、RCCF処理部47は、アクセスチャネルのランダムアクセス管理、コントロールチャネルの割り当て管理等とともに、ユーザチャネルの割当要求の解釈及び割当管理、割り当てたユーザチャネルのセル送受信管理を行う。また、本例では、B-C Sにおいて、上記したRF部（無線物理部）2と無線MAC部6とからセルデータを送信する手段である送信手段が構成され、また、RF部（無線物理部）2と無線MAC部7とからセルデータを受信する手段である受信手段が構成される。

【0043】無線LLC部5及び8には、送信するセルを一時的に保持する送信セルバッファ50、送信セルバッファ50への入力又は出力を行うセル転送処理部51及び52、受信したセルを一時的に保持する受信セルバッファ53、受信セルバッファ52への入力又は出力を行うセル転送処理部54及び55、送信するセルのルーティングヘッダを削除するセルヘッダ削除部56、受信したセルにルーティングヘッダを付加するセルヘッダ付加部57、論理リンク制御を行うLLC処理部58、仮想通信路の変換処理を行うVPI/VCI変換部59が備えられている。なお、本例では、送信セルバッファ50と受信セルバッファ53は仮想通信路毎に分けて管理されているとする。

【0044】ここで、後述するように、上記した送信セルバッファ50は、送信対象となるセルデータを格納するセル格納領域及び格納されたセルデータの順序情報を記憶するポインタ領域を有した送信側バッファ手段であり、また、上記した受信セルバッファ53は、受信されたセルデータを格納するセル格納領域及び格納されたセルデータの順序情報を記憶するポインタ領域を有した受信側バッファ手段である。なお、セルデータの順序情報とは、送信セルバッファ50や受信セルバッファ53に

格納されたセルデータを取りだして処理をする順序の情報であり、本例では、上記したAWAセルに付加される順序番号に従った順序の情報である。

【0045】また、上記したセル転送処理部51には、セルデータを送信セルバッファ50に格納する処理を制御する送信側格納制御手段が備えられており、また、上記したセル転送処理部52には、セルデータを送信セルバッファ50から取り出す処理を制御する送信制御手段と、送信セルバッファ50に格納されたセルデータの削除や順序情報の修正処理を行う修正手段とが備えられている。また、上記したセル転送処理部54には、セルデータを受信セルバッファ53に格納する処理を制御する受信側格納制御手段が備えられており、また、上記したセル転送処理部55には、セルデータを受信セルバッファ53から取り出す処理を制御する受信処理制御手段が備えられている。なお、これらの各機能手段により行われる処理の詳細については後述する。

【0046】このベースバンド信号処理部では、ATMインタフェース部からセル（なお、本例では、処理の高速化のためにルーティングヘッダが付加されている）が入力されると、このセルをタイムスタンプ及び順序番号を付加して該当する仮想通信路の送信セルバッファ50に格納する。そして、LLC処理部58による制御によって、送信セルバッファ50に格納したセルを該当するチャネルに載せ、無線MAC部及びRF部2を介してB-RMへ無線送信する。一方、RF部2により無線受信されたユーザチャネルはUチャネル受信部41でセルとして取り出され、当該セルをセルヘッダ付加部57でルーティングヘッダを付加した後に受信セルバッファ53に格納する。

【0047】なお、送信に際してはUチャネル送信部46でAWAセルのCRCが付加され、また、受信に際してはUチャネル受信部41でAWAセルのCRCチェックが行われ、AWAセル単位で伝送エラーの有無が検出される。また、伝送エラーに対しては、仮想通信路のサービスが許容できる伝送遅延時間を確保しながら、再送制御を行う。ここで、このような再送処理を制御する手段として、本例では、B-RMから受信したセルデータの再送要求に基づいて送信セルバッファ50に格納されたセルデータを送信手段により再送させる再送手段が送信側の無線LLC部5に備えられている。

【0048】図8には、上記したB-RMのベースバンド信号処理部の構成を更に詳細に示してある。このベースバンド信号処理部の主要部は、大きく分けて、RF部（無線物理部）22と、無線MAC部26及び27と、無線LLC部25及び28とで構成されている。無線MAC部26及び27には、TDMAフレームを通信処理するTDMA処理部60、受信された下りユーザチャネルを処理するUチャネル受信部61、受信された下りコントロールチャネルCdを処理するCd受信部62、受信

された下りアクセスチャネルを処理するA0チャネル受信部63、上りアクセスチャネルを送信処理するA1チャネル送信部64、上りコントロールチャネルを送信処理するCN送信部65、上りユーザチャネルを送信処理するUチャネル送信部66、及び、RCCF処理部67が備えられている。

【0049】なお、RCCF処理部67は、アクセスチャネルのランダムアクセス管理、コントロールチャネルの割り当て管理、ユーザチャネルの割当要求及び指示の解釈及び割当管理、割り当てたユーザチャネルのセル送受信管理等を行う。また、本例では、B-RMにおいて、上記したRF部（無線物理部）22と無線MAC部26とからセルデータを送信する手段である送信手段が構成され、また、上記したRF部（無線物理部）22と無線MAC部27とからセルデータを受信する手段である受信手段が構成される。

【0050】無線LLC部25及び28には、送信するセルを一時的に保持する送信セルバッファ70、受信したセルを一時的に保持する受信セルバッファ71、送信セルバッファ70及び受信セルバッファ71への入力又は出力を行うセル転送処理部72、送信するセルのルーティングヘッダを削除するセルヘッダ削除部73、受信したセルにルーティングヘッダを付加するセルヘッダ付加部74、論理リンク制御を行うLLC処理部75、仮想通信路の変換処理を行うVPI/VCI変換部76が備えられている。なお、本例では、送信セルバッファ70と受信セルバッファ71は仮想通信路毎に分けて管理されているとする。

【0051】ここで、後述するように、上記した送信セルバッファ70は、送信対象となるセルデータを格納するセル格納領域及び格納されたセルデータの順序情報を記憶するポインタ領域を有した送信側バッファ手段であり、また、上記した受信セルバッファ71は、受信されたセルデータを格納するセル格納領域及び格納されたセルデータの順序情報を記憶するポインタ領域を有した受信側バッファ手段である。なお、セルデータの順序情報とは、送信セルバッファ70や受信セルバッファ71に格納されたセルデータを取りだして処理をする順序の情報であり、本例では、上記したAWAセルに付加される順序番号に従った順序の情報である。

【0052】また、上記したセル転送処理部72には、送信セルバッファ70へのセルデータの入出力処理を制御する手段として、セルデータを送信セルバッファ70に格納する処理を制御する送信側格納制御手段と、セルデータを送信セルバッファ70から取り出す処理を制御する送信制御手段と、送信セルバッファ70に格納されたセルデータの削除や順序情報の修正処理を行う修正手段とが備えられている。また、セル転送処理部72には、受信セルバッファ71へのセルデータの入出力処理を制御する手段として、セルデータを受信セルバッファ

71に格納する処理を制御する受信側格納制御手段と、セルデータを受信セルバッファ71から取り出す処理を制御する受信処理制御手段とが備えられている。なお、これらの各機能手段により行われる処理の詳細については後述する。

【0053】このベースバンド信号処理部では、ATMインタフェース部からセル（なお、本例では、処理の高速化のためにルーティングヘッダが付加されている）が入力されると、このセルをタイムスタンプ及び順序番号を付加して該当する仮想通信路の送信セルバッファ70に格納する。そして、LLC処理部75による制御によって、送信セルバッファ70に格納したセルを該当するチャネルに載せ、無線MAC部及びRF部22を介してB-CSへ無線送信する。一方、RF部22により無線受信されたユーザチャネルはUチャネル受信部61でセルとして取り出され、当該セルをセルヘッダ付加部74でルーティングヘッダを付加した後に受信セルバッファ71に格納する。

【0054】なお、送信に際してはUチャネル送信部66でAWAセルのCRCが付加され、また、受信に際してはUチャネル受信部61でAWAセルのCRCチェックが行われ、AWAセル単位で伝送エラーの有無が検出される。また、伝送エラーに対しては、仮想通信路のサービスが許容できる伝送遅延時間を確保しながら、再送制御を行う。ここで、このような再送処理を制御する手段として、本例では、B-CSから受信したセルデータの再送要求に基づいて送信セルバッファ70に格納されたセルデータを送信手段により再送させる手段である再送手段が送信側の無線LLC部25に備えられている。

【0055】次に、B-CS及びB-RMに備えられた無線LLCと無線MACのアーキテクチャ、並びに、これらB-CSとB-RMとの間で行われる伝送エラーの検出処理及び再送処理を、図9を参照して説明する。図示のように本例では、B-CSとB-RMとの無線LLCには、それぞれ仮想通信路VCI~VCn毎の受信セルバッファ53-1~53-nと71-1~71-nとが備えられているとともに、それぞれ仮想通信路VCI~VCn毎の送信セルバッファ50-1~50-nと70-1~70-nとが備えられている。なお、図7及び図8には、B-CS側の受信セルバッファ53-1~53-nを参照番号53で、B-RM側の受信セルバッファ71-1~71-nを参照番号71で、B-CS側の送信セルバッファ50-1~50-nを参照番号50で、B-RM側の送信セルバッファ70-1~70-nを参照番号70で、それぞれ総称して示してある。

【0056】ここでは、図9に示すようにB-RMを送信側の局、B-CSを受信側の局とした例を用いて再送処理を説明するが、この逆のデータ伝送においても同様な処理がなされる。送信セルバッファ70-1~70-nは送信側の局（B-RM）でセルデータを送信する際

に用いられ、無線ＬＬＣはＡＴＭインタフェース部から受け取ったセルを送信セルバッファ 70-1 ~ 70-n に順次格納し、この格納に際して各セルにタイムスタンプと順序番号を付加する。このように送信セルバッファに格納されたＡＷＡセルは、順次直ちに無線ＭＡＣのＲＣＣＦ処理部によって取り出され、該当するユーザチャネルに載せられてＴＤＭＡフレームの形式で無線物理部 22 を介して無線区間に送出される。なお、タイムスタンプは、本例では 2.8 μs 毎のカウント値であり、各セルの間隔を保証するために用いられる。また、順序番号は、セルの順序性を保証するために用いられ、本例では、0 から 255 までの数値をサイクリック（255 の次は 0 に戻る）に用いて到着順に各セルに付与される。

【0057】一方、受信側の局（Ｂ－ＣＳ）では無線送信されてきたＴＤＭＡフレームを無線物理部 2 を介して受信し、当該フレームに含まれているユーザチャネルは無線ＭＡＣのＵチャネル受信部（図 7 中の 41）で伝送エラーのチェック等の処理がなされる。すなわち、このＵチャネル受信部において、ユーザチャネル中の各ＡＷＡセルについてそれぞれＣＲＣを用いて伝送エラーのチェックが行われ、伝送エラーがない場合には、これらＡＷＡセルを該当する仮想通信路ＶＣの受信セルバッファ 53-1 ~ 53-n に格納する。

【0058】これに対して、ＣＲＣチェックにより伝送エラーが検出された場合には、当該エラーがユーザチャネル中の何番目のセルスロットで検出されたかを、送信側局（Ｂ－ＲＭ）へコントロールチャネルを用いて通知（ＮＡＫ）する。このエラー通知を受けた送信側局（Ｂ－ＲＭ）は通知されたセルスロット番号を該当する仮想通信路ＶＣに変換し、先に送信したＡＷＡセルを再度送信する。このように再送したＡＷＡセルは上記と同様にして受信側局（Ｂ－ＣＳ）でＣＲＣチェックされ、エラーがない場合には該当する仮想通信路ＶＣの受信セルバッファ 53-1 ~ 53-n に格納されるが、再度エラーが検出された場合には、再びエラーのあったセルスロット番号が送信側局（Ｂ－ＲＭ）に通知され、上記と同様な再送処理が再び行われる。

【0059】この再送処理は、最大で、仮想通信路で通信しているサービスが許容できる遅延時間まで繰り返して行われ、当該許容時間をオーバーする場合には再送タイムアウトとして再送を断念する。また、本実施形態では図 10、図 11 を参照して後述するように、ＣＲＣチェックでエラーがあったか否かの情報（ＮＡＫ、ＡＣＫ）は受信側局で一時的に保持され、チェックを行ったフレームの次のフレームと更に次のフレームとにそれぞれ載せて送信側局へ通知される。このため、送信側局ではエラーの有無を確実に把握することができ、確実なる再送処理を実施することができる。

【0060】図 10 には、Ｂ－ＲＭからＢ－ＣＳへＡＷＡセル（ユーザデータブロック）を送信した場合の、正

常時における処理シーケンスの一例を示してある。Ｂ－ＲＭ（Ｕチャネル送信部 66）がユーザデータをフレーム 1 のユーザチャネルに載せてＢ－ＣＳへ送信すると、Ｂ－ＣＳ（Ｕチャネル受信部 41）はこれをＣＲＣチェックして、Ｃｄチャネル送信部 45 によりフレーム 1 のユーザデータを正常受信した旨の通知ＡＣＫを次のフレーム 2 の下りコントロールチャネルＣｄに載せてＢ－ＲＭへ通知する。また、このフレーム 2 においては、Ｂ－ＲＭが次のユーザデータをユーザチャネルに載せてＢ－ＣＳへ送信する。

【0061】この結果、更に次のフレーム 3 においては、下りコントロールチャネルＣｄにフレーム 2 についてのＡＣＫ及びフレーム 1 についてのＡＣＫが載せられ、Ｂ－ＲＭに 1 つ前のフレーム 2 についてのＡＣＫが通知されるとともに 2 つ前のフレーム 1 についてのＡＣＫが通知される。なお、Ｂ－ＣＳからＢ－ＲＭへＡＷＡセル（ユーザデータブロック）を送信した場合の、正常時における処理シーケンスも上記と同様である。

【0062】図 11 には、Ｂ－ＲＭからＢ－ＣＳへＡＷＡセル（ユーザデータブロック）を送信した場合の、エラー発生時における再送処理シーケンスの一例を示してある。Ｂ－ＲＭ（Ｕチャネル送信部 66）がユーザデータをフレーム 1 のユーザチャネルに載せてＢ－ＣＳへ送信すると、Ｂ－ＣＳ（Ｕチャネル受信部 41）はこれをＣＲＣチェックしてエラーが検出されると、Ｃチャネル送信部 45 によりフレーム 1 のユーザデータはエラー受信である旨の通知ＮＡＫを次のフレーム 2 の下りコントロールチャネルＣｄに載せてＢ－ＲＭへ通知する。また、このフレーム 2 においては、Ｂ－ＲＭが次のユーザデータをユーザチャネルに載せてＢ－ＣＳへ送信する。

【0063】そして、Ｂ－ＣＳ（Ｕチャネル受信部 41）はフレーム 2 についてＣＲＣチェックして、Ｃチャネル送信部 45 によりフレーム 2 のユーザデータは正常受信した旨の通知ＡＣＫ及びフレーム 1 についてのＮＡＫを更に次のフレーム 3 の下りコントロールチャネルＣｄに載せてＢ－ＲＭへ通知する。また、Ｂ－ＲＭは、このフレーム 3 のユーザチャネルに次のユーザデータ及びＮＡＫに対応する再送ユーザデータを載せてＢ－ＣＳへ送信する。

【0064】ここで、或るフレームについてのＮＡＫは 2 回連続して重複して通知されることとなるが、これは通知の確実性を高めいずれかのＮＡＫによって確実に再送処理を行わせるためであり、Ｂ－ＲＭは 1 回目のＮＡＫに対して再送を行った場合には 2 回目のＮＡＫを無視する。すなわち、フレーム 4 においては、フレーム 3 で通知されたＮＡＫに対するフレーム 1 についての再送処理を行わない。なお、Ｂ－ＣＳからＢ－ＲＭへＡＷＡセル（ユーザデータブロック）を送信した場合の、エラー発生時における再送処理シーケンスも上記と同様である。

10

20

30

40

50

【0065】次に、上記図7で示した送信セルバッファ50及び図8で示した送信セルバッファ70の構成とこれらの送信セルバッファへのセルデータの入出力処理の制御を更に詳しく説明する。ここで、本例では、上記図9に示したように、これらの送信セルバッファ50及び70は仮想通信路毎に備えられており、以下では、B-C Sに備えられた仮想通信路V C 1についての送信セルバッファ50-1を例として説明する。なお、B-C Sに備えられた他の仮想通信路についての送信セルバッファ50-2、・・・、50-nやB-R Mに備えられた各仮想通信路についての送信セルバッファ70-1、・・・、70-nの構成及び制御手段についても送信セルバッファ50-1の場合と同様である。

【0066】図12には、上記した仮想通信路V C-1についての送信セルバッファ50-1の構成例を示してある。この送信セルバッファ50-1は例えばメモリから構成されており、上記したように、この送信側バッファ手段である送信セルバッファ50-1は、AWAセルを格納するセル格納領域を複数有するとともに、AWAセルを格納したセル格納領域について当該AWAセルを送信する順序情報を記憶するポインタ領域を有した手段である。なお、本例では、ポインタ領域がセル格納領域に対応して複数備えられており、各ポインタ領域が、記憶した順序情報に従った順序で関連付けられるチェインポインタを構成する場合について説明する。

【0067】次に、送信セルバッファ50-1へのAWAセルの入出力処理等を制御する上記した各機能手段について詳しく説明する。セル転送処理部51は送信側格納制御手段を有しており、この送信側格納制御手段は、ATMインタフェース部からベースバンド信号処理部へ入力された送信対象となるAWAセルを送信セルバッファ50-1の空いているセル格納領域に格納させるとともに、当該AWAセルの順序情報をポインタ領域に記憶させる処理を行う機能を備えている。また、セル転送処理部52は送信制御手段を有しており、この送信制御手段は、ポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたAWAセルを送信手段により送信させる処理を行う機能を備えている。

【0068】また、セル転送処理部52は修正手段を有しており、この修正手段は、送信手段により送信されたAWAセルが受信側の局（本例ではB-R M）により正常に受信されたことに基づいて、セル格納領域に格納された当該AWAセルを削除させるとともにポインタ領域に記憶された順序情報を修正させる処理を行う機能を備えている。ここで、本例では、上記した送信側格納制御手段は、セル転送処理部51を構成しているMP Uが所定の制御プログラムをRAMに展開して実行することにより構成される。また、本例では、上記した送信制御手段及び修正手段は、セル転送処理部52を構成しているMP Uが所定の制御プログラムをRAMに展開して実行

することにより構成される。また、B-R Mに備えられた上記した各機能手段についてもB-C Sの場合と同様である。

【0069】ここで、以上の手段構成により行われる処理を図12、13、14を用いて説明する。図12に示した送信セルバッファ50-1には、“0”～“15”のアドレスが割り当てられた16個のセル格納領域81と、これら16個の各セル格納領域81に対応して16個のポインタ領域（本例では、チェインポインタ領域）82が備えられている。ここで、1つのセル格納領域81には1つのセルが格納される。また、本例では、これら16個のセル格納領域を総称して参照番号81で示しており、また、16個のポインタ領域を総称して参照番号82で示してある。

【0070】また、同図には、セルが格納されておらず空き状態であるセル格納領域81のアドレスを格納する空きアドレステーブル83と、次にATMインタフェース部から入力されたセルを格納させるべきセル格納領域81のアドレスを指し示すWriteポインタを格納するWriteポインタレジスタ84と、次にセルを取り出すべきセル格納領域81のアドレスを指し示すReadポインタを格納するReadポインタレジスタ85と、次にセルを削除すべきセル格納領域のアドレスを指し示す廃棄ポインタを格納する廃棄ポインタレジスタ86とが示されている。

【0071】ここで、空きアドレステーブル83及びWriteポインタレジスタ84は上記したセル転送処理部51の送信側格納制御手段に備えられており、また、Readポインタレジスタ85は上記したセル転送処理部52の送信制御手段に備えられており、また、廃棄ポインタレジスタ86は上記したセル転送処理部52の修正手段に備えられている。図12では、アドレス“13”のセル格納領域81にセル（1）が格納されており、当該アドレス“13”に対応したチェインポインタ領域82に、セル（1）の次に送信セルバッファ50-1から取り出して送信すべきセル（2）を格納したセル格納領域81のアドレス“11”が格納されている。

【0072】また、同様に、アドレス“11”のセル格納領域81にセル（2）が格納されており、当該アドレス“11”に対応したチェインポインタ領域82に、セル（2）の次に送信セルバッファ50-1から取り出して送信すべきセル（3）を格納したセル格納領域81のアドレス“7”が格納されている。また、同様に、アドレス“7”のセル格納領域81にセル（3）が格納されており、当該アドレス“7”に対応したチェインポインタ領域82に、セル（3）の次にセルを取り出すべきセル格納領域81のアドレス“2”が格納されている。

【0073】このように、本例では、各チェインポインタ領域82は、各セル格納領域81に対応して、当該セル格納領域81の次にセルを取り出すべきセル格納領域

10

20

30

40

50

81のアドレスを格納しており、これにより、セルの順序情報に従った順序で関連付けられるチェインポインタを構成している。また、空きアドレステーブル83には、セルが格納されていない空いているセル格納領域81のアドレス"2"、・・・が格納されており、Writeポインタレジスタ84のポインタはこの空きアドレステーブル83の先頭が示すアドレス"2"を指し示すことにより、次にATMインタフェース部から入力されたセルをアドレス"2"のセル格納領域81に格納すべきことを示している。

【0074】そして、空きアドレステーブル83の先頭に格納されているアドレス"2"のセル格納領域81にセルが格納されると、空きアドレステーブル83から当該アドレス"2"が削除されるとともに、アドレス"2"に続いて格納されていた各アドレスが1つずつ繰り上げられて格納される。これにより、先頭から2番目にあったアドレスが空きアドレステーブル83の先頭のアドレスとなり、この先頭となったアドレスがWriteポインタレジスタ84のポインタにより指し示される。また、上記のようにしてアドレス"2"のセル格納領域81にセルが格納された際には、空きアドレステーブル83中でアドレス"2"に続いて先頭から2番目にあったアドレスが、アドレス"2"のセル格納領域81に対応したチェインポインタ領域82に格納される。これにより、各チェインポインタ領域82には、上記したように、対応するセル格納領域81の次にセルを取り出すべきセル格納領域81のアドレスが格納されてチェインポインタが構成される。

【0075】Readポインタレジスタ85のポインタは、送信セルバッファ50-1から次に取り出すべきセル(1)を格納したセル格納領域81のアドレス"13"を指し示しており、また、廃棄ポインタレジスタ86のポインタは、次に削除すべきセル(1)を格納したセル格納領域81のアドレス"13"を指し示している。すなわち、例えば、セル(1)がアドレス"13"のセル格納領域81から取り出されて受信側の局へ送信されると、図13に示すように、Readポインタレジスタ85のポインタは、セル(1)の次に送信すべきセル(2)を格納したアドレス"11"を指し示す。

【0076】ここで、セル(1)についての受信応答が受信側の局から通知されるまでは、セル(1)はアドレス"13"のセル格納領域81に格納されており、廃棄ポインタレジスタ86のポインタもアドレス"13"を指し示している。そして、受信側の局によりセル(1)が正常に受信されたこと(ACK)が通知されると、図14に示すように、セル(1)がアドレス"13"のセル格納領域81から削除されるとともに、廃棄ポインタレジスタ86のポインタが、次に削除すべきセル(2)を格納したセル格納領域81のアドレス"11"を指し示す。また、アドレス"13"のセル格納領域81が空

き領域となるため、このアドレス"13"が空きアドレステーブル83に格納される。なお、セル(1)が受信側の局により正常に受信されなかった場合には再送処理が行われる。

【0077】また、例えばセル(1)とセル(2)とセル(3)とが受信側の局へ送信された際に、セル(2)についての正常受信応答(ACK)がセル(1)やセル(3)についての受信応答よりも早く受信側の局から通知された場合には、上記したセル転送処理部52の修正手段がセル(2)をアドレス"11"のセル格納領域81から削除させるとともに、セル(1)が格納されたセル格納領域81のアドレス"13"に対応したチェインポインタ領域82にセル(3)が格納されたセル格納領域81のアドレス"7"を格納させて、これによりチェインポインタを修正する。なお、廃棄ポインタレジスタ86のポインタはセル(1)を格納したセル格納領域81のアドレス"13"を示したままであり、セル(1)を廃棄した後は、セル(3)が格納されたセル格納領域81のアドレス"7"を指し示す。

【0078】以上のように、送信側バッファ手段のセル格納領域に格納されたセルデータが各ポインタ領域により構成されたチェインポインタに従って取り出されて送信処理されるため、送信対象となるセルデータを処理順序に従った並び順序でセル格納領域に格納せずとも、本来の処理順序に従った順序でセルデータを取り出して送信処理することができる。すなわち、セルデータをセル格納領域に格納するに際しては、空いているセル格納領域であればいずれのセル格納領域にセルデータを格納してもよく、このため、上記従来例で示したメモリ内転送処理を行う必要がなく、この点からデータ通信に要する処理時間の遅延を防止して、迅速なるデータ通信を実現することができる。

【0079】次に、上記図7で示した受信セルバッファ53及び図8で示した受信セルバッファ71の構成とこれら受信セルバッファへのセルデータの入出力処理の制御を更に詳しく説明する。なお、本例では、上記図9に示したように、これらの受信セルバッファ53及び71は仮想通信路毎に備えられており、以下では、B-C-Sに備えられた仮想通信路VC1についての受信セルバッファ53-1を例として説明する。また、B-C-Sに備えられた他の仮想通信路についての受信セルバッファ53-2、・・・、53-nやB-RMに備えられた各仮想通信路についての受信セルバッファ71-1、・・・、71-nの構成及び制御手段についても受信セルバッファ53-1の場合と同様である。

【0080】図15には、上記した仮想通信路VC-1についての受信セルバッファ53-1の構成例を示してある。この受信セルバッファ53-1は例えばメモリから構成されており、上記したように、この受信側バッファ手段である受信セルバッファ53-1は、AWAセル

10

20

30

40

50

を格納するセル格納領域を複数有するとともに、AWAセルを格納したセル格納領域について当該AWAセルが送信側の局から送信された順序情報を記憶するポインタ領域を有した手段である。なお、本例では、上記した送信側バッファ手段の場合と同様に、ポインタ領域がセル格納領域に対応して複数備えられており、各ポインタ領域が、記憶した順序情報に従った順序で関連付けられるチェーンポインタを構成する場合について説明する。

【0081】次に、上記した受信セルバッファ53-1へのAWAセルの入出力処理等を制御する各機能手段について詳しく説明する。セル転送処理部54は受信側格納制御手段を有しており、この受信側格納制御手段は、受信手段により受信されたAWAセルを受信セルバッファ53-1の空いているセル格納領域に格納させるとともに、当該AWAセルの順序情報をポインタ領域に記憶させる処理を行う機能を備えている。また、セル転送処理部55は受信処理制御手段を有しており、この受信処理制御手段は、ポインタ領域に記憶された順序情報に従ってセル格納領域に格納されたAWAセルを取り出して受信処理させる処理を行う機能を備えている。ここで、受信処理とは、本例では、B-C-Sに備えられた受信セルバッファ53から取り出されたAWAセルについては、当該セルをATMインタフェース部を介してB-ISDNへ出力する処理のことであり、また、B-RMに備えられた受信セルバッファ71から取り出されたAWAセルについては、当該セルをATMインタフェース部を介してB-T-Eへ出力する処理のことである。

【0082】また、本例では、上記した受信側格納制御手段は、セル転送処理部54を構成しているMPUが所定の制御プログラムをRAMに展開して実行することにより構成される。また、本例では、上記した受信処理制御手段は、セル転送処理部55を構成しているMPUが所定の制御プログラムをRAMに展開して実行することにより構成される。また、B-RMに備えられた上記した各機能手段についてもB-C-Sの場合と同様である。

【0083】ここで、以上の手段構成により行われる処理を図15を用いて説明する。同図に示した受信セルバッファ53-1の構成は、上記図12に示した送信セルバッファ50-1の構成と同様であり、“0”～“15”のアドレスが割り当てられた16個のセル格納領域91及びこれらに対応した16個のポインタ領域（本例では、チェーンポインタ領域）92が備えられている。なお、本例では、これら16個のセル格納領域を総称して参照番号91で示してあり、また、16個のポインタ領域を総称して参照番号92で示してある。また、同図には、上記したものと同様の空きアドレステーブル83とWriteポインタレジスタ94とReadポインタレジスタ95とが示されている。また、空きアドレステーブル93及びWriteポインタレジスタ94は上記したセル転送処理部54の受信側格納制御手段に備えら

れており、また、Readポインタレジスタ95は上記したセル転送処理部55の受信処理制御手段に備えられている。

【0084】図15では、アドレス“11”、“7”、“5”のセル格納領域91にそれぞれセル

(1)、(2)、(3)が格納されており、これらのアドレスに対応した各チェーンポインタ領域92が、上記と同様に、記憶した順序情報に従った順序で関連付けられるチェーンポインタを構成している。なお、本例では、このチェーンポインタは、送信側の局から送信されてきたセルに付加されている順序番号に従って構成される。ここで、空きアドレステーブル93やWriteポインタレジスタ94やReadポインタレジスタ95を制御する方法としては、上記した送信セルバッファ50-1の場合と同様である。

【0085】すなわち、例えば図15の状態では、Writeポインタレジスタ94のポインタが指し示すアドレス“2”のセル格納領域91に次に受信されたセルが格納され、また、Readポインタレジスタ95のポインタが指し示すアドレス“11”のセル格納領域91に格納されたセル(1)が次に取り出されて受信処理される。また、例えば伝送エラーによりセルの受信順序が本来の順序とは異なってしまった場合であっても、セル転送処理部54の受信側格納制御手段がセルに付加されている順序番号に従ってチェーンポインタを構成するため、本来の処理順序に従ってチェーンポインタが構成される。

【0086】なお、再送処理を行う送信側の局とは異なり、受信側の局では、受信セルバッファ53-1から既に取り出されたセルを保持しておく必要は必ずしもないため、本例では、図15に示したように廃棄ポインタレジスタを設けずに、Readポインタレジスタ95のポインタが指し示すセル格納領域91に格納されたセルを取り出すと同時に当該セルを削除するという構成を用いている。すなわち、本例では、Readポインタレジスタ95が廃棄ポインタレジスタ86の役割も兼ねている。

【0087】以上のように、受信側バッファ手段のセル格納領域に格納されたセルデータが各ポインタ領域により構成されたチェーンポインタに従ってセル格納領域から取り出されて処理されるため、セルデータを処理順序に従った並び順序でセル格納領域に格納せずとも、本来の処理順序に従ってセルデータを取り出して処理することができる。すなわち、セル格納領域にセルを格納するに際しては、空いているセル格納領域であればいずれのセル格納領域にセルデータを格納してもよく、このため、上記従来例で示したメモリ内転送処理を行う必要がなく、この点からデータ通信に要する処理時間の遅延を防止することができる。

【0088】次に、上記図12に示した送信側セルバッ

ファ50-1のセル格納領域をヘッダ部を格納する領域とユーザデータ部を格納する領域とに分離して、AWAセル中のヘッダ部をバッファ内で書き換えることができるように構成した送信セルバッファ50-1の構成例を図16を用いて説明する。同図に示した送信セルバッファ50-1では、セル格納領域81がAWAセル中のヘッダ部を格納するヘッダ格納領域(送信セルヘッダバッファ)81aとユーザデータ部(ペイロード部)を格納するデータ格納領域(送信セルペイロードバッファ)81bとに分離されて備えられている。なお、上記したように、ヘッダ部は伝送制御を行うデータ部分であり、ユーザデータ部は伝送対象となるデータ部分である。また、本例では、これら16個のヘッダ格納領域を総称して参照番号81aで示してあり、また、16個のデータ格納領域を総称して参照番号81bで示してある。

【0089】また、このように送信側セルバッファ50-1を構成した場合には、上記したセル転送処理部51の送信側格納制御手段としては、上記した機能に加えて、AWAセルをヘッダ部とユーザデータ部とに分離し、分離されたヘッダ部をヘッダ格納領域81aに格納させるとともに分離されたユーザデータ部をデータ格納領域81bに格納させる手段として構成される。また、例えばB-C-Sに備えられたセル転送処理部51(図7参照)やB-R-Mに備えられたセル転送処理部72(図8参照)には、更に、ヘッダ格納領域81aに格納されたヘッダ部を書き換えるヘッダ部書換手段が備えられている。なお、本例では、このヘッダ部書換手段は、セル転送処理部51(B-C-Sの場合)やセル転送処理部72(B-R-Mの場合)を構成しているMPUが所定の制御プログラムをRAMに展開して実行することにより構成される。

【0090】また、上記したセル転送処理部52の送信制御手段としては、上記した機能に加えて、ヘッダ格納領域81aに格納されているヘッダ部とデータ格納領域81bに格納されている対応するユーザデータ部とをAWAセルに再構成して送信手段により送信させる手段として構成される。図16に示した送信セルバッファ50-1では、同一のセル(1)についてのヘッダ部とユーザデータ部(ペイロード部)とがそれぞれ同一のアドレス"4"を有するヘッダ格納領域81aとデータ格納領域81bとに格納されており、これらセル(1)についてのヘッダ部とユーザデータ部(ペイロード部)との順序情報が共通のポインタ領域(本例では、チェインポインタ領域)82により管理されている。すなわち、アドレス"4"に対応したチェインポインタ領域82に、セル(1)の次に送信すべきセル(2)を格納したセル格納領域81のアドレス"2"が格納されている。

【0091】また、空きアドレステーブル83やWriteポインタレジスタ84やReadポインタレジスタ85や廃棄ポインタレジスタ86により行われる送信セ

ルバッファ50-1へのセルデータの入出力処理の制御方法については上記図12に示した場合と同様である。ここで、本例では図16に示すように、各アドレス毎のヘッダ格納領域81aの大きさ(例えばバイト数)として、送信セルバッファ50-1に格納されるAWAセル中のヘッダ部のデータ長(例えばバイト数)よりも大きな領域を備え、これにより、ヘッダ格納領域81aにヘッダ部を格納した際に空き領域となる領域(例えば、図16でヘッダ格納領域81a中に斜線で示す拡張領域)を作業領域として、伝送されるメディアの種類等に応じてヘッダ部を拡張或いは削除等して書き換えることができる。

【0092】例えば、ヘッダ格納領域81aに格納された5バイトのヘッダ部にB-C-H符号等のF-E-Cパリティを更に5バイト付加することにより、ヘッダ部に生じた伝送エラーを訂正処理させるようにすることができ、これにより、伝送されるメディアの種類等に応じてヘッダ部の機能を確実にすることができる。また、上記した順序番号やタイムスタンプといった伝送エラーの制御や遅延揺らぎの制御等を行う情報をヘッダ部に付加或いは削除等することにより、伝送されるメディアの種類等に応じてヘッダ部自体を拡張或いは縮小することができる。なお、本例では、データ格納領域81bとしては、48バイトのユーザデータ部(ペイロード部)と同一の大きさ(バイト数)の領域を備えている。

【0093】以上のように、セルデータ中のヘッダ部を送信セルバッファ内でフレキシブルに書き換えることができるため、ヘッダ部が有するエラー検出能力やエラー訂正能力や遅延揺らぎ吸収能力等をメディアの種類等に応じて変更することができ、これにより、メディアの種類等に応じて品質のよいデータ通信を行うことができる。ここで、上記実施例では、セル格納領域として16個のセル格納領域を用いた場合の例を示したが、セル格納領域の数としてはこれに限られず、使用可能なメモリ容量等に応じて任意の数のセル格納領域が備えられてよい。

【0094】また、ポインタ領域の構成としては、必ずしも上記実施例のようにポインタ領域を複数備えてチェインポインタを構成しなくてもよく、例えばセルデータを格納したセル格納領域と当該セルデータの順序情報とを直接的に対応付けて記憶しておき、格納されたセルデータを記憶された順序情報に従って取り出していくという構成が用いられてもよい。また、上記実施例では、セル格納領域とポインタ領域とを共に送信セルバッファや受信セルバッファに備えた場合の例を示したが、例えばセル格納領域は送信セルバッファや受信セルバッファに備えるとともにポインタ領域はセル転送処理部に備えるという構成を用いることもできる。

【0095】また、上記実施例では、送信セルバッファや受信セルバッファを仮想通信路毎に分けて管理した場

10

20

30

40

50

合について示したが、複数の仮想通信路を 1 つの送信セルバッファや受信セルバッファにより管理することもできる。この場合、例えば、ポインタ領域にセル格納領域に格納されたセルデータの順序情報とともに当該セルデータが属する仮想通信路の番号を記憶しておき、また、上記した Write ポインタレジスタや Read ポインタレジスタや廃棄ポインタレジスタや空きアドレステーブルを通信に用いられる仮想通信路毎に設定して管理する。これにより、例えば複数の仮想通信路についての上記したチェインポインタを 1 つの送信セルバッファや受信セルバッファ内に同時に構成することができ、例えば送信セルバッファや受信セルバッファに使用されるメモリ容量を減少させることができる。

【0096】また、上記実施例では、プロセッサやメモリ等を備えたハードウェア資源において、プロセッサが ROM に格納された制御プログラムを実行することにより、上記した送信側バッファ手段や受信側バッファ手段へのセルデータの入出力処理を制御する構成としたが、本発明では、当該処理を実行するための各機能手段を独立したハードウェア回路として構成してもよい。また、本発明は上記の制御プログラムを格納したフロッピーディスクや CD-ROM 等のコンピュータにより読み取り可能な記憶媒体として把握することもでき、当該制御プログラムを記憶媒体からコンピュータに入力してプロセッサに実行させることにより、本発明に係る処理を遂行させることができる。

【0097】

【発明の効果】以上説明したように、本発明に係るデジタル通信システムによると、データを構成するセルデータを通信単位として、複数の局間で時分割二重によりデータの双方向通信を行うに際して、セルデータを格納したセル格納領域について当該セルデータの順序情報をポインタ領域により記憶して管理するようにしたため、例えば再送処理が行われることにより送信セルバッファや受信セルバッファ内のセルデータの並び順序が処理順序に従った並び順序とは異なってしまった場合であっても、上記従来例で示したメモリ内転送処理を行うことなく、これら送信セルバッファや受信セルバッファに格納されたセルデータを正しい処理順序に従って取り出して処理することができ、処理の迅速化を図ることができる。

【0098】また、本発明によると、送信セルバッファに格納されたセルデータ中のヘッダ部のデータ長（例えばバイト数）を変更することができ、伝送されるメディアの種類等に応じてヘッダ部を拡張或いは削除等して伝送制御等の情報を書き換えることができるようにしたため、伝送されるメディアの種類等といった必要に応じてヘッダ部を書き換えてデータ通信の品質を保証することができる。また、本発明によると、ユーザ局である移動局と基地局との間で無線により双方向通信を行い、当該

基地局を B-I S D N に接続する通信システムにおいて以上の効果を実現することができ、更に、基地局に複数のユーザ局を収容させて双方向通信を行うこともできる。

【図面の簡単な説明】

【図 1】本発明の一実施形態に係る通信システムの構成を示す図である。

【図 2】本発明の一実施形態に係る B-RM と B-CS との構成を示す図である。

10 【図 3】本発明の一実施形態に係る T D M A フレームフォーマットの構成を示す図である。

【図 4】本発明の一実施形態に係るユーザチャネルの構成を示す図である。

【図 5】本発明の一実施形態に係る下りコントロールチャネルの構成を示す図である。

【図 6】本発明の一実施形態に係る上りコントロールチャネルの構成を示す図である。

【図 7】本発明の一実施形態に係る B-CS のベースバンド信号処理部の構成を示す図である。

20 【図 8】本発明の一実施形態に係る B-RM のベースバンド信号処理部の構成を示す図である。

【図 9】本発明の一実施形態に係る無線 L L C 及び無線 M A C のアーキテクチャと再送処理のシーケンスを示す図である。

【図 10】本発明の一実施形態に係る B-RM から B-CS への正常時の送信処理シーケンスを示す図である。

【図 11】本発明の一実施形態に係る B-RM から B-CS への再送処理シーケンスを示す図である。

30 【図 12】本発明の一実施形態に係る送信セルバッファへのセルデータの入出力処理を説明するための図である。

【図 13】本発明の一実施形態に係る送信セルバッファへのセルデータの入出力処理を説明するための図である。

【図 14】本発明の一実施形態に係る送信セルバッファへのセルデータの入出力処理を説明するための図である。

40 【図 15】本発明の一実施形態に係る受信セルバッファへのセルデータの入出力処理を説明するための図である。

【図 16】本発明の一実施形態に係る送信セルバッファの一構成例を示す図である。

【符号の説明】

B-T E ・ ・ B-I S D N 用情報端末装置、 B-R M ・ ・ 移動局、 B-C S ・ ・ 基地局、 2 ・ ・ R F 部（無線物理）、 5 ・ ・ 無線 L L C、 6、 7 ・ ・ 無線 M A C、 2 2 ・ ・ R F 部（無線物理）、 2 5 ・ ・ 無線 L L C、 2 6、 2 7 ・ ・ 無線 M A C、 5 0、 5 0 - 1、 ・ ・ ・ ・ 5 0 - n ・ ・ 送信セルバッファ、 5 3、 5 3 - 1、 ・ ・ ・ ・ 5 3 - n ・ ・ 受信セルバッファ、 5 1、 5

2、54、55・・・セル転送処理部、70、70-1、
 ...、70-n・・・送信セルバッファ、71、71-
 1、・・・、71-n・・・受信セルバッファ、72・・・
 セル転送処理部、81・・・セル格納領域、81a・・・
 ヘッダ格納領域、81b・・・データ格納領域、82・・・
 ポインタ領域、83・・・空きアドレステーブル、8

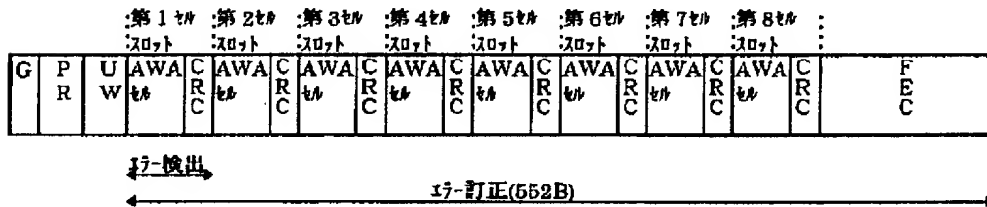
4・・・Writeポインタレジスタ、85・・・Read
 ポインタレジスタ、86・・・廃棄ポインタレジスタ、
 91・・・セル格納領域、92・・・ポインタ領域、9
 3・・・空きアドレステーブル、94・・・Writeポイ
 ンタレジスタ、95・・・Readポインタレジスタ、

【図1】



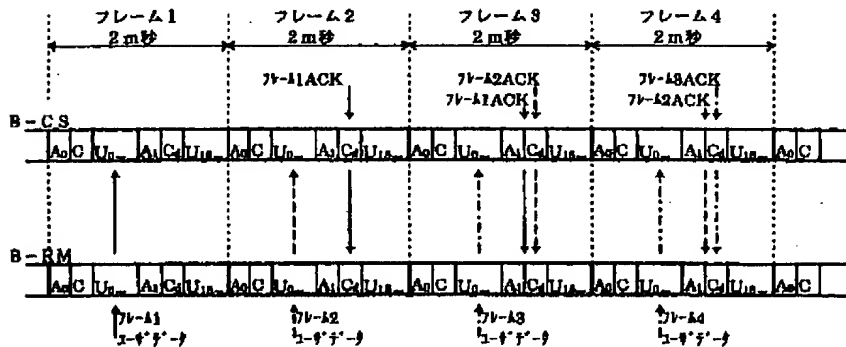
【図4】

U：ユーザチャネル構成



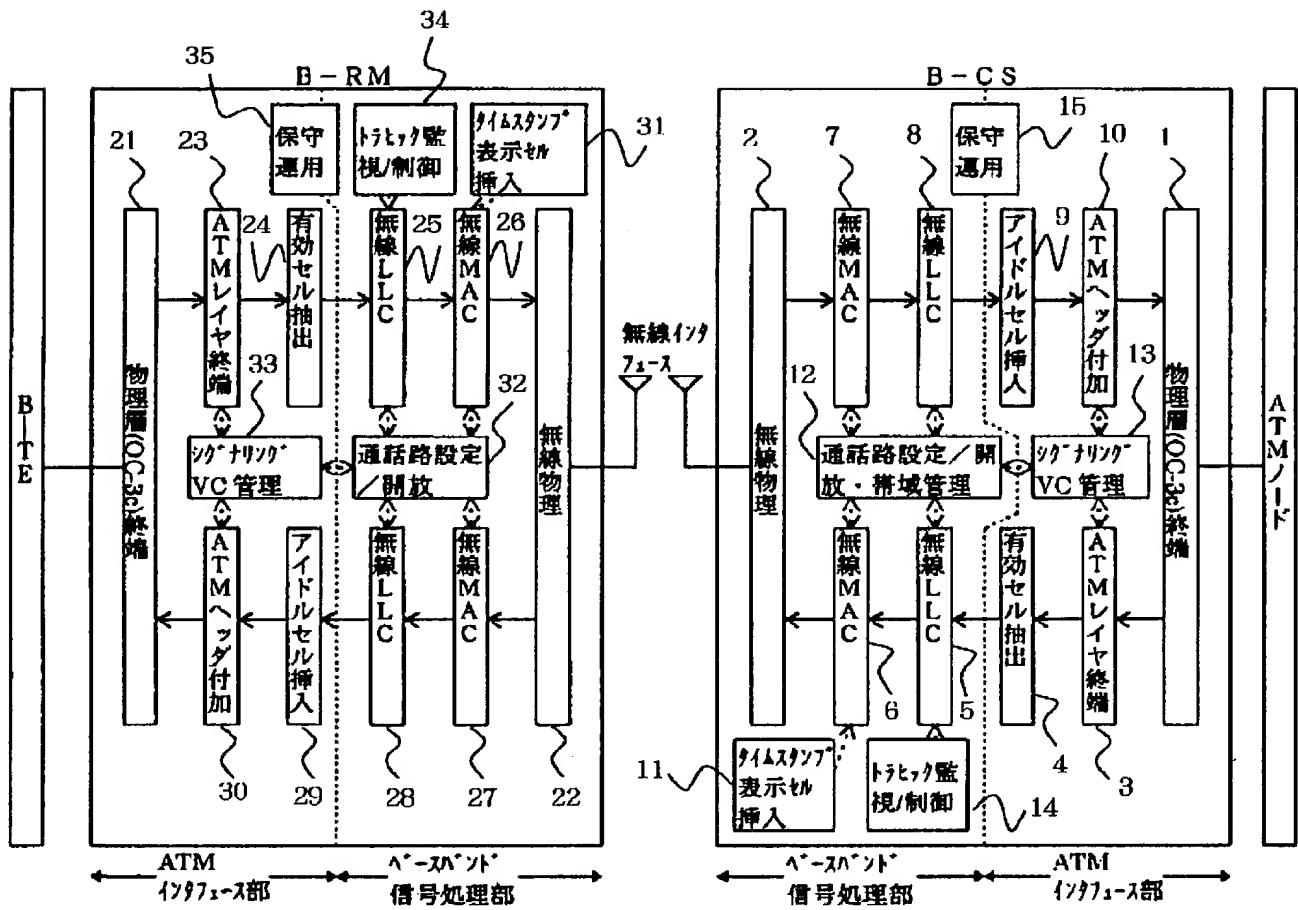
【図10】

正常時のシーケンス (B-RMからB-CSへユーザデータを送った場合)



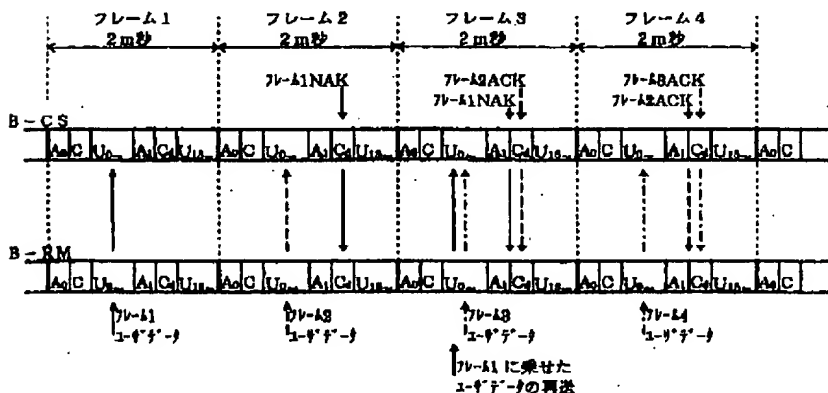
ACK：正常受信の通知

【図2】



【図11】

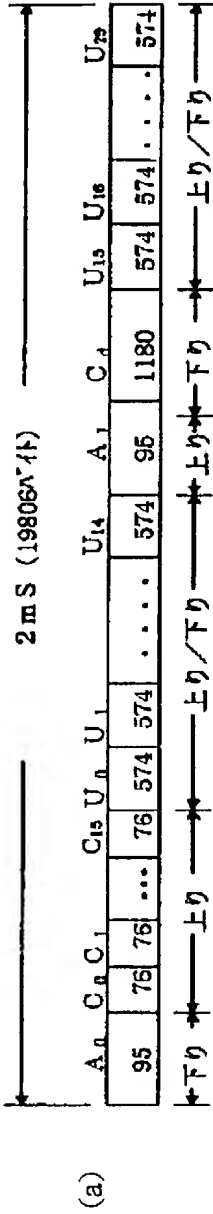
再送時のシーケンス (B-RMからB-CSへユーザデータを送った場合)



AOK: 正常受信の通知
NAK: エラー受信の通知

【図3】

TDMAフレーム構成



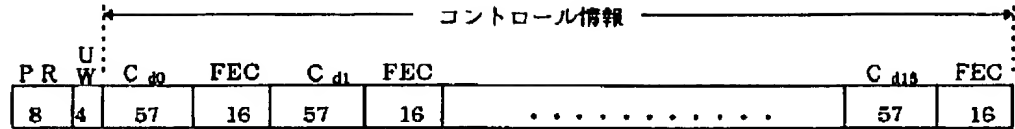
注1) 変調速度は 79.224Mbps
注2) フレーム内の数字はバイト数

チャネルの機能

チャネル	チャネル名称 (方向)	アクセス方法	機能
A ₀	アクセスチャネル (下り)	時分割アクセス (全 B-RM へ報知)	C _d チャネル、C ₀ ~C ₁₅ チャネルの割当通知、位置登録受付、フレーム同期捕捉
A ₁	アクセスチャネル (上り)	ランダムアクセス (スロットアロハ)	C _d チャネル、C ₀ ~C ₁₅ チャネルの割当要求、位置登録要求、フレーム同期捕捉
C _d	コントロールチャネル (下り)	時分割アクセス (1フレーム内に全 B-RM への情報を多重)	ユーザチャネルの割当通知、ユーザチャネルの受信応答、C ₀ ~C ₁₅ の受信応答、
C ₀ ~ C ₁₅	コントロールチャネル (上り)	時分割アクセス (1フレーム内 B-RM へ固定割当)	ユーザチャネルの割当要求、ユーザチャネルの受信応答、C _d の受信応答、低帯域セルの伝送
U ₀ ~ U ₂₉	ユーザチャネル (上り/下り)	時分割アクセス (1フレーム内 B-RM へ動的割当)	ユーザチャネルの伝送

(b)

【図5】

C_d : コントロールチャンネル(下り) 構成

(a)

PR : プリアンブル (ビット同期の捕捉)

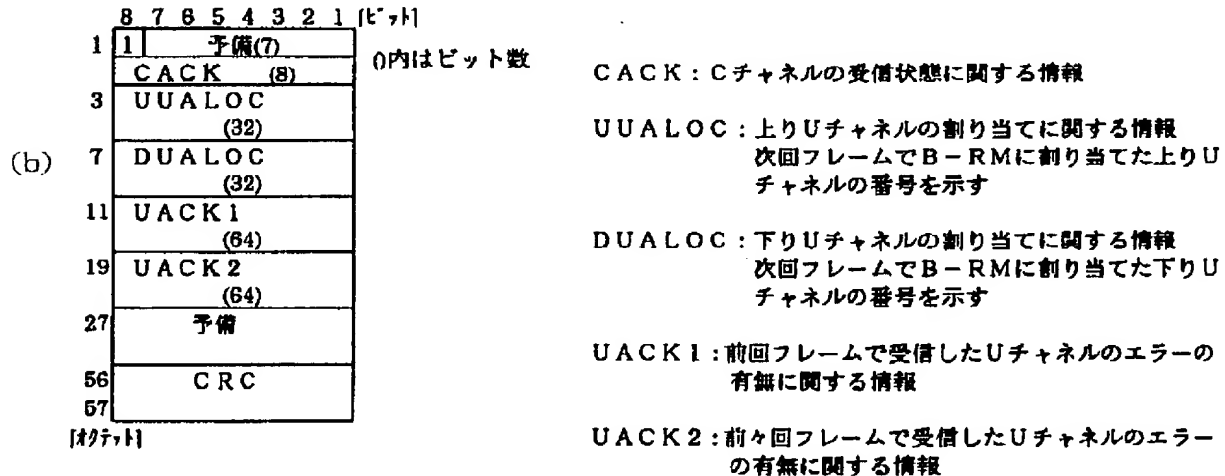
UW : 同期ワード (チャンネル同期の確立)

コントロール情報 : 16スロットに等分割し1スロットを1つのB-RM割り当てます。各B-RMは本チャンネル全てを受信し、自分のスロットの情報だけを参照します。スロットのコーディングを以下に示します。

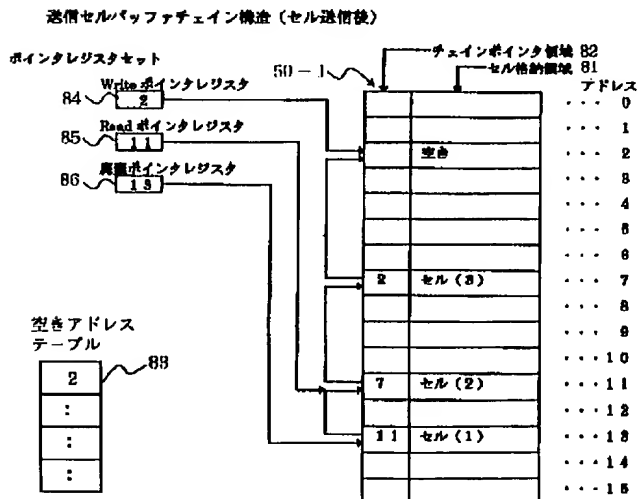
FEC : エラー訂正冗長ビット、各スロットに16バイトつけます。

スロット構成

コントロール情報の1スロットの構成を以下に示します。

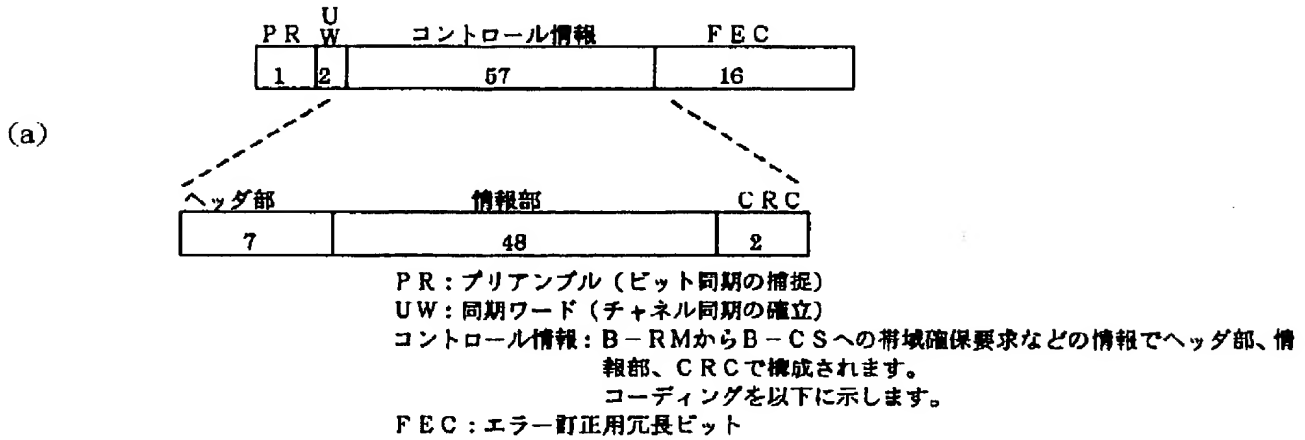


【図13】



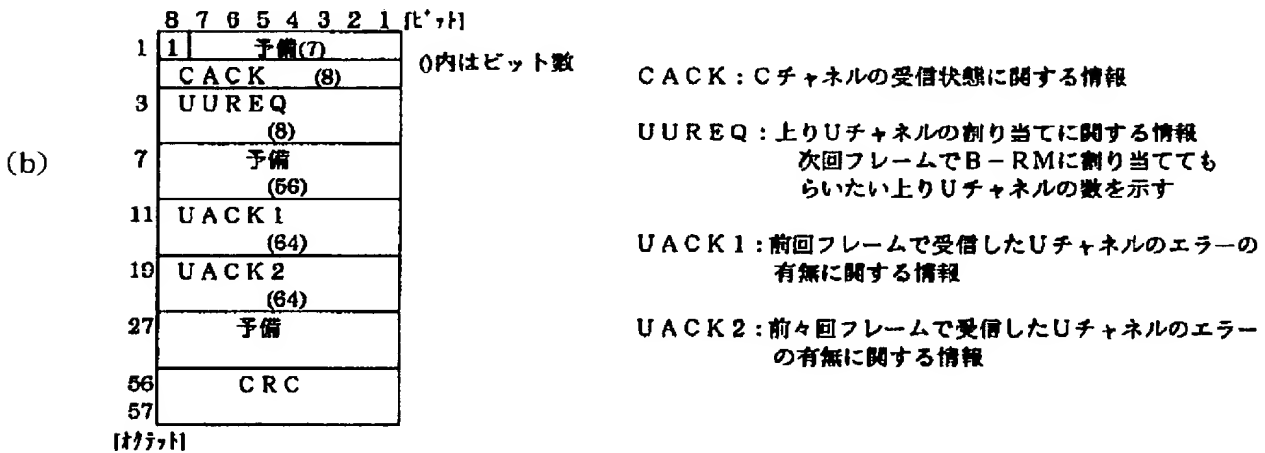
【図6】

$C_0 \sim C_{15}$: コントロールチャンネル (上り) 構成

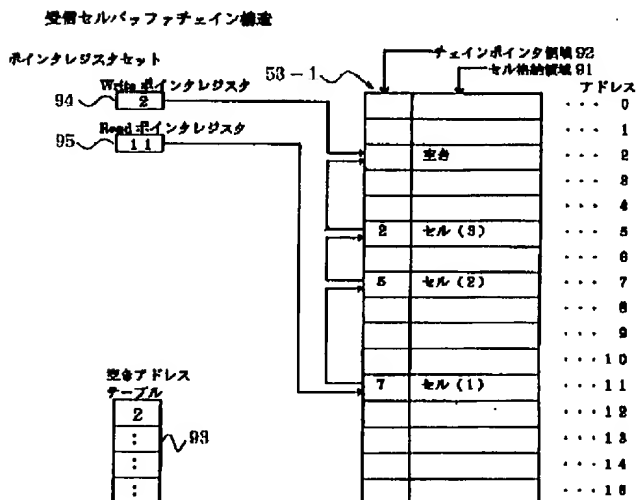


コントロール情報構成

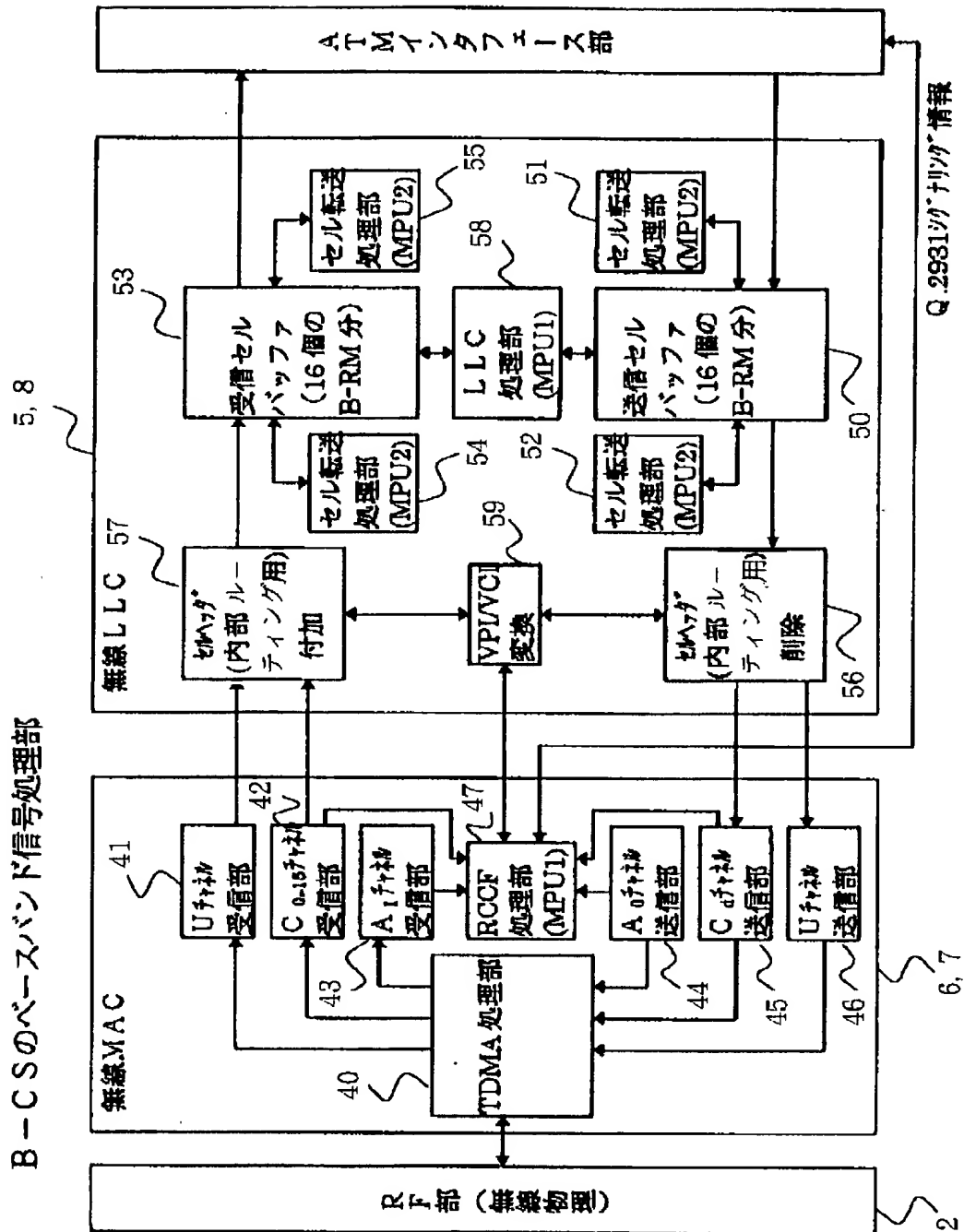
コントロール情報の構成を以下に示します。



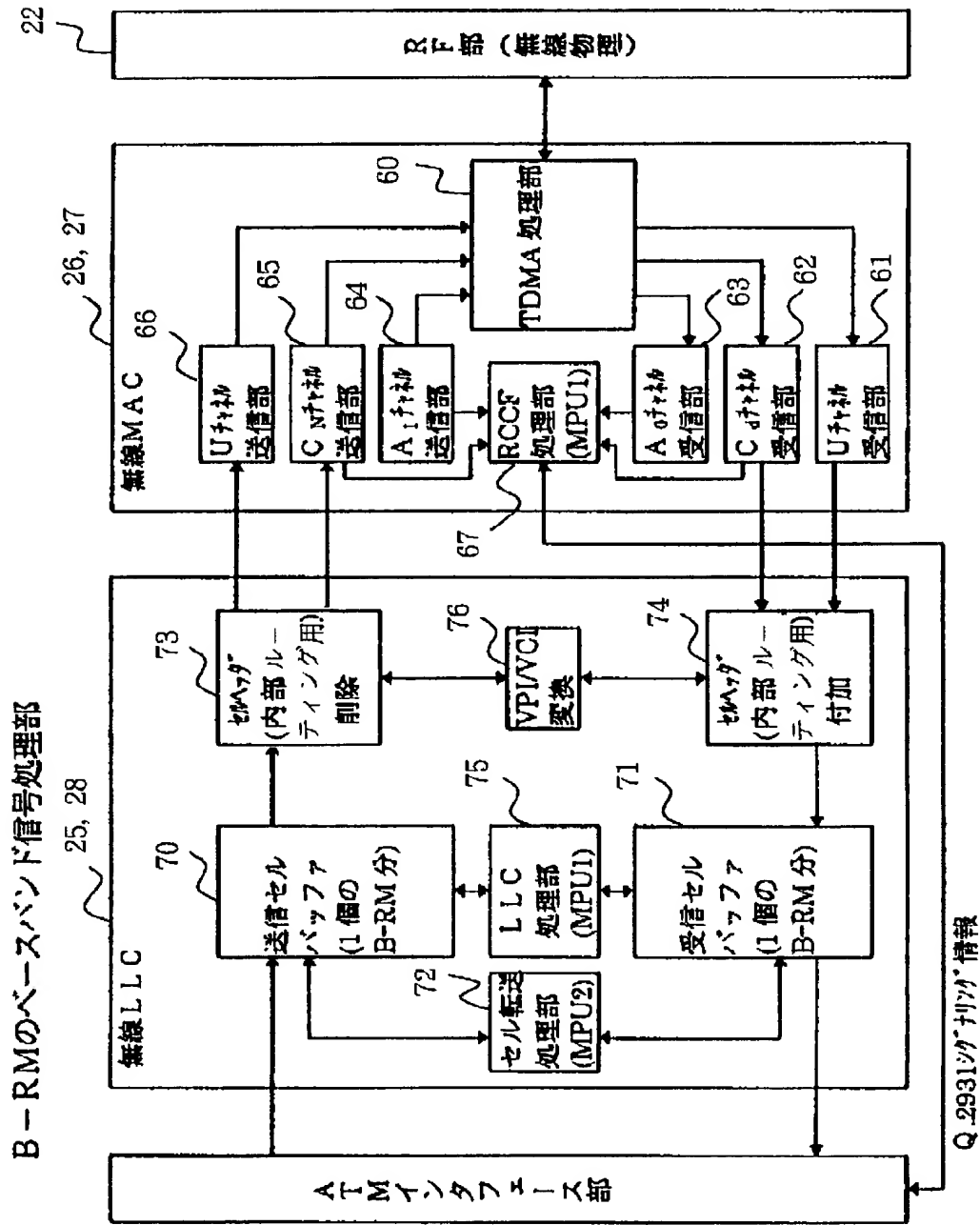
【図15】



【図7】

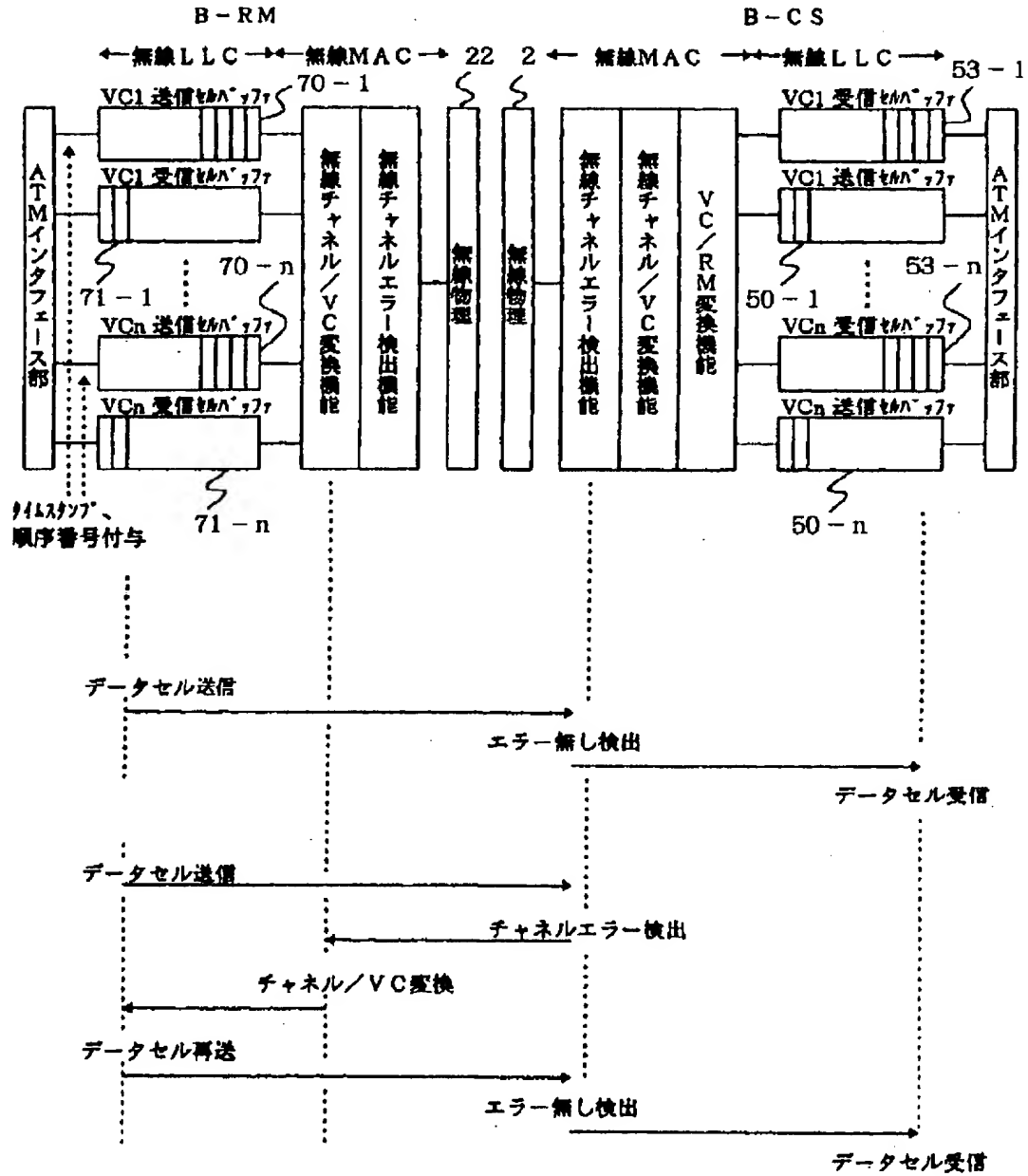


【図8】

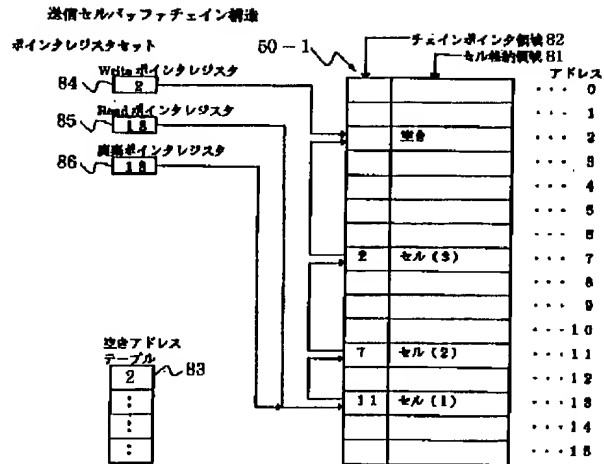


【図9】

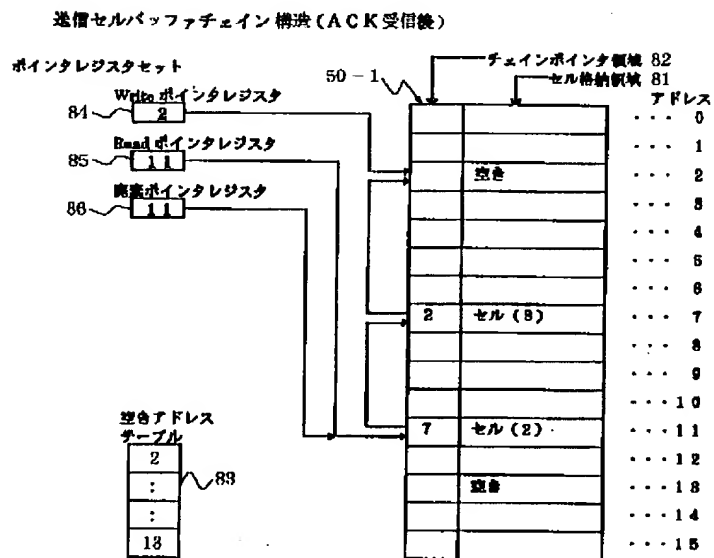
無線LLC、無線MACアーキテクチャと再送シーケンス



【図 1 2】



【図 1 4】



【図 16】

